



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY

A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

ÚSTAV VÝKONOVÉ ELEKTROTECHNIKY A ELEKTRONIKY

DEPARTMENT OF POWER ELECTRICAL AND ELECTRONIC ENGINEERING

UNIVERZÁLNÍ MĚNIČ NA MALÉ NAPĚTÍ

UNIVERSAL LOW VOLTAGE CONVERTER

DIPLOMOVÁ PRÁCE

MASTER'S THESIS

AUTOR PRÁCE

AUTHOR

Bc. Tomáš Pilch

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. Jan Knobloch

BRNO 2017

Diplomová práce

magisterský navazující studijní obor **Silnoproudá elektrotechnika a výkonová elektronika**

Ústav výkonové elektrotechniky a elektroniky

Student: Bc. Tomáš Pilch

ID: 154834

Ročník: 2

Akademický rok: 2016/17

NÁZEV TÉMATU:

Univerzální měnič na malé napětí

POKYNY PRO VYPRACOVÁNÍ:

1. Navrhněte a popište realizovatelné konfigurace univerzálního měniče.
2. Tyto konfigurace postupně realizujte, naprogramujte řídicí algoritmus a oživte.
3. Diskutujte a prezentujte výsledky.

DOPORUČENÁ LITERATURA:

[1] MC56F827xx Reference Manual. NXP [online]. US: Freescale, 2013 [cit. 2016-10-24].

[2] DSC56800EX Quick Start User Guide. NXP [online]. US: Freescale, 2015 [cit. 2016-10-24].

[3] PATOČKA, Miroslav. Magnetické jevy a obvody ve výkonové elektronice, měřicí technice a silnoproudé elektrotechnice. 1. vyd. V Brně: VUTIUM, 2011, 564 s. ISBN 978-80-214-4003-6.

Termín zadání: 6.2.2017

Termín odevzdání: 24.5.2017

Vedoucí práce: Ing. Jan Knobloch

Konzultant:

doc. Ing. Ondřej Vítek, Ph.D.
předseda oborové rady

UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

ABSTRAKT

V rámci této diplomové práce byl osazen, oživen a otestován univerzální měnič do výuky Mikropočítačové řízení elektrických pohonů. Měnič se skládá z výkonové části vhodné pro řízení malých elektrických motorků od +12 V do +24 V a řídicí části s kontrolérem MC56F8257. Dále je v práci vysvětlen princip a návrh řízení stejnosměrného, BLDC a asynchronního motoru. Pro snazší práci studentů s kontrolérem během výuky byly popsány nejčastěji používané periferie kontroléru a jednotlivé části měniče.

KLÍČOVÁ SLOVA

mikroprocesor; univerzální měnič; MC56F82xx; DSC; eFlexPWM; DC motor; BLDC motor; asynchronní motor.

ABSTRACT

In this diploma thesis, universal inverter was manufactured and successfully tested with DC, BLDC and AC motor. Inverter is composed of the power board for driving extra-low voltage supplied electric motors (from +12V to +24V) and control board with microcontroller MC56F8257. There is also explained the principle of driving DC, BLDC and AC motor as well as description of the most frequently used peripherals and inverter components.

KEYWORDS

microprocessor; universal inverter; MC56F82xx; DSC; eFlexPWM; DC motor; BLDC motor; AC motor.

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma „Univerzální měnič na malé napětí“ jsem vypracoval(a) samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor(ka) uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil(a) autorská práva třetích osob, zejména jsem nezasáhl(a) nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom(a) následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

Brno

.....

podpis autora(-ky)

PODĚKOVÁNÍ

Rád bych poděkoval vedoucímu diplomové práce panu Ing. Janu Knoblochovi, za odborné vedení, konzultace, trpělivost a podnětné návrhy k práci. Dále bych chtěl poděkovat své přítelkyni a své rodině za soustavnou podporu a ohleduplnost při studiu.

Brno

.....

podpis autora(-ky)

OBSAH

Úvod	11
1 Hardware měniče	12
1.1 Řídící deska	12
1.1.1 Signálový kontrolér MC56F8257	12
1.1.2 Popis zapojení	13
1.2 Výkonová deska	16
1.2.1 Pomocný zdroj napětí	18
1.2.2 Soft start	18
1.2.3 Výkonová větev	19
1.2.4 Měření proudu	20
1.2.5 Měření napětí	22
2 Používané periferie kontroléru	23
2.1 eFlexPWM	23
2.1.1 Generování PWM signálu	25
2.1.2 Funkce PWM modulu	26
2.2 AD převodník	34
2.2.1 Popis funkce	34
2.2.2 Popis pinů	35
2.3 Časovač/čítač	35
2.3.1 Používané režimy	35
3 Řízení stejnosměrného motoru	36
3.1 Stejnosměrný motor	36
3.2 Čtyřkvadrantový stejnosměrný měnič	36
3.3 Měření rychlosti inkrementálním optickým čidlem	36
3.4 Návrh kaskádní regulační struktury	38
3.4.1 Regulátor proudu	39
3.4.2 Regulátor otáček	41
3.5 Popis řídicího algoritmu	42
4 Řízení BLDC motoru	44
4.1 BLDC motor	44
4.2 Princip spínání fází BLDC motoru	44
4.3 Způsoby spínání střídače	45
4.3.1 Nezávislé spínání	45
4.3.2 Komplementární spínání	46

4.4	Vytvoření komutační tabulky	46
4.5	Generování PWM signálu	48
4.6	Změřené průběhy	50
4.7	Popis řídicího algoritmu	50
5	Řízení asynchronního motoru	52
5.1	Střídač	52
5.2	Třífázová PWM	53
5.3	Modulace prostorového vektoru napětí	56
5.4	Řízení U/f v otevřené smyčce	56
5.5	Realizace	57
5.5.1	Motor	57
5.5.2	Software	57
5.6	Měření proudu při velké střídě	58
5.7	Popis řídicího algoritmu	60
6	Závěr	62
	Literatura	63
	Seznam symbolů, veličin a zkratk	65
	Seznam příloh	67
A	Testování zařízení	68
B	Obsah přiloženého CD	69

SEZNAM OBRÁZKŮ

1.1	Popis vývodů procesorové desky	14
1.2	Blokové schéma μ Standu	17
1.3	Popis vstupů a výstupů μ Standu	17
1.4	Schéma snižujícího měniče	18
1.5	Schéma zapojení soft startu	19
1.6	Schéma zapojení budiče výkonových tranzistorů	20
1.7	Schéma měření proudu	21
1.8	Principiální schéma měření proudu	21
1.9	Vnitřní zapojení v integrovaném obvodu OPA4340UA, převzato z [17]	22
1.10	Schéma snímání napětí	22
2.1	Blokové schéma PWM modulu, převzato z [14]	24
2.2	Blokové schéma submodulu, převzato z [14]	25
2.3	Princip generování obecného PWM signálu, převzato a upraveno z [8]	26
2.4	Force out logic, převzato z [14]	27
2.5	Maskovací registr, převzato z [14]	28
2.6	Příklad edge-aligned PWMs ($INIT = VAL2 = VAL4$), převzato z [14]	28
2.7	Příklad center-aligned PWMs ($VAL2 = -VAL3$, $VAL4 = -VAL5$), převzato z [14]	29
2.8	Příklad Phase shifted PWMs ($VAL2 = -VAL5$, $VAL4 = -VAL3$), převzato z [14]	30
2.9	Příklad Double switching PWMs, převzato z [14]	31
2.10	Generování hardwarového triggeru, převzato z [14]	32
2.11	Automatické mazání chyb, převzato z [9]	33
2.12	Synchronizace PWM submodulu, převzato z [9]	34
2.13	Blokové schéma AD převodníku, převzato z [14]	34
3.1	Schéma čtyřkvadrantového měniče.	36
3.2	Zpracování signálů z enkodéru s využitím dvou čítačů	37
3.3	Proudová smyčka	39
3.4	Schéma stejnosměrného motoru včetně elektromechanické vazby . . .	39
3.5	Otáčková smyčka	41
3.6	Odezva otáčkového regulátoru	42
3.7	Vývojový diagram programu pro řízení DC motorku	43
4.1	Řez BLDC motoru, převzato a upraveno z [11]	44
4.2	Průběh jednotlivých napětí při six-step komutaci, převzato a upra- veno z [11]	45
4.3	Komutační sektory	47
4.4	Sled komutačních vektorů pro otáčení ve směru hodinových ručiček .	48

4.5	Princip generování PWM signálu pro a) komplementární spínání b) nezávislé spínání, na základě stavu hallových sond	49
4.6	Změřený průběh signálů z hallových sond, proudu a napětí na jednotlivých fázích motoru	50
4.7	Vývojový diagram programu pro řízení BLDC motoru	51
5.1	Napětí v třífázovém střídači, převzato z [3]	52
5.2	Grafické znázornění jednotlivých stavů sepnutí trojfázového střídače v komplexní rovině $\alpha\beta$, převzato a upraveno z [3]	55
5.3	Generování pulsní šířkové modulace v sektoru I, převzato a upraveno z [3]	55
5.4	Blokové schéma U/f řízení v otevřené smyčce	56
5.5	Chybně změřené průběhy proudů, stříd a svm sektoru	59
5.6	Správně změřené průběhy proudů, stříd a svm sektoru	60
5.7	Vývojový diagram programu pro řízení asynchronního motoru	61
A.1	Testování μ Standu s BLDC motorem	68

SEZNAM TABULEK

1.1	Tabulka pinů procesorové desky, GPIO A	14
1.2	Tabulka pinů procesorové desky, GPIO B	14
1.3	Tabulka pinů procesorové desky, GPIO C	15
1.4	Tabulka pinů procesorové desky, GPIO D	15
1.5	Tabulka pinů procesorové desky, GPIO E	16
1.6	Tabulka pinů procesorové desky, GPIO F	16
4.1	Změřený sled signálů z hallových sond	47
4.2	Spínání jednotlivých fází podle konfigurace hallových sond	48
4.3	Vygenerovaná komutační tabulka, hodnoty pro maskovací a force out logiku	50
5.1	Fázová napětí, sdružená napětí a napětí ve stacionárních souřadnicích pro jednotlivé stavy sepnutí střídače, převzato a upraveno z [3]	54
5.2	Parametry použitého asynchronního motoru, převzato z [7]	57

ÚVOD

Pro praktickou výuku předmětů zabývajících se problematikou elektrických pohonů, zejména Mikroprocesorové techniky a Mikropočítačového řízení elektrických pohonů, bylo sestrojeno výukové zařízení, tzv. μ Stand. Jedná se o univerzální mikrokontrolérem řízený měnič pro různé typy malých motorků s napájecím napětím od +12 V do +24 V. Malé napětí bylo vybráno zejména s ohledem na bezpečnost studentů a riziko menších škod v případě havárie.

Univerzální měnič se skládá z výkonové části osazené čtyřmi tranzistorovými půlmůstky, měřením proudu, napětí a řídicí části, jejíž hlavní komponentou je kontrolér MC56F8257 od firmy NXP Semiconductor.

V rámci diplomové práce bylo vyrobeno, oživeno a otestováno deset zařízení. Dále byly realizovány tři konfigurace univerzálního měniče, a to řízení stejnosměrného motorku, BLDC motoru a asynchronního motoru.

V první části práce je popsán hardware měniče, tedy řídicí a výkonové desky. V podkapitole řídicí deska je odůvodněn výběr konkrétního typu kontroléru, jsou uvedeny základní vlastnosti a sestaveny tabulky s vývody jednotlivých pinů procesoru pro jednodušší práci se zařízením. Jak již bylo napsáno výše, výkonová deska se skládá ze čtyř tranzistorových větví, obsahuje měření proudu a napětí, softstart, pomocný zdroj napájení řídicí desky a všechny tyto části jsou zde podrobně popsány.

Druhá kapitola se zabývá nejčastěji používanými periferiemi a jejich možnostmi použití. Jedná se zejména o modul PWM, který je pro řízení elektrických pohonů nezbytný a také AD převodník s čítačem/časovačem.

Následující kapitola popisuje již konkrétní konfiguraci měniče. Jedná se o řízení stejnosměrného motorku osazeného enkodérem. V této části je popsán způsob načtení a zpracování signálů z enkodéru pro určení rychlosti otáčení. Následně byla navržena kaskádní regulace otáček s podřízenou proudovou smyčkou.

Druhou konfigurací a zároveň čtvrtou kapitolou diplomové práce je řízení BLDC motoru s hallovými sondami algoritmem six step. K motoru bylo přistupováno jako k neznámému, z tohoto důvodu je zde popsán postup pro sestavení komutační tabulky.

Poslední navrženou konfigurací měniče je řízení asynchronního motoru v otevřené smyčce. Je zde popsán způsob generování třífázové PWM, výpočet generování vektoru statorového napětí a problematika měření proudu při velké střídě.

1 HARDWARE MĚNIČE

Hardware univerzálního mikroprocesorem řízeného měniče dále nazývaného jako μ Stand se skládá z výkonové a řídicí (procesorové) desky.

Na výkonové desce se nachází 4 tranzistorové půlmůstky, z čehož vyplývá, že měničem bude možné řídit stejnosměrné, BLDC, PMSM, asynchronní i bipolární krokové motory. Vstupy pro signály ze tří hallových sond, výstup na dvouřádkový displej, rotační inkrementální enkodér, měření napětí a proudu.

Řídicí deska se skládá z kontroléru, vstupně výstupních pinů, převodníku SCI na USB a JTAG konektoru.

1.1 Řídicí deska

Hlavními požadavky na řídicí desku elektrického pohonu jsou zejména velký výpočetní výkon, který je nutný pro analýzu zpracovaných dat z měření, možnost generování PWM signálů a komunikace s nadřazeným systémem.

1.1.1 Signálový kontrolér MC56F8257

Srdcem celé řídicí desky je digitální signálový kontrolér tzv. DSC. Jedná se o zařízení, které kombinuje výhody mikrokontroléru MCU a digitálního signálového procesoru DSP. Například rychlé přerušení a periferie (PWM, Watchdog, atd.) charakterizují spíše MCU, ale barrel shifter (bitový posun), velké akumulátory a podpora MAC (multiply-and-accumulate) instrukcí jsou vlastní spíše pro DSP. Další výhodou DSC kontrolérů je přijatelná cena, lite verze vývojového softwaru s možností debuggu v reálném čase, volně dostupných knihoven a aplikačních poznámek. Díky těmto vlastnostem je kontrolér vhodný pro řízení elektrických pohonů, proto byl vybrán pro tuto závěrečnou práci.

Jak již vyplývá z názvu podkapitoly, konkrétně byl zvolen kontrolér od firmy NXP Semiconductors. Jedná se o DSC kontrolér **MC56F8257** [13] založený na jádře 56800E. Toto jádro je postaveno na dvojité modifikované Harvardské architektuře, obsahuje tři funkční jednotky pracující paralelně (až tři současné přístupy do programové a datové paměti), umožňující provádět až šest operací v jednom instrukčním cyklu. Dále obsahuje velké množství programovatelných periférií které je možné samostatně vypínat. Díky těmto vlastnostem je možné vyrobit levný a úsporný čip.

Nejvíce využívanými perifériemi budou generátor PWM signálu eFLexPWM a AD převodník, méně potom časovače. [13]

a) Základní vlastnosti:

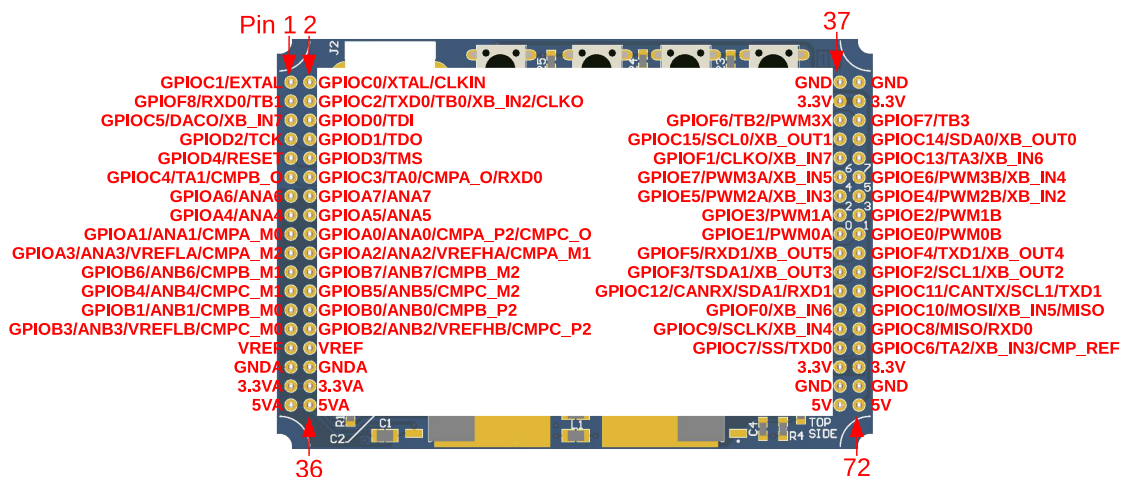
- frekvence jádra 60 MHz,
- tři adresní a čtyři datové sběrnice,
- 32-bitová datová sběrnice,
- čtyři 36-bitové akumulátory,
- 32-bitový aritmetický a logický shifter,
- 8 kB RAM a 64 kB flash paměti,
- efektivní C kompilátor s podporou lokálních proměnných,
- napájecí napětí 3,0 - 3,6 V.

b) Periferie:

- PWM modulátor,
devět výstupních kanálů,
16-bitové rozlišení,
- dva AD převodníky (ADCs),
8 kanálové externí vstupy,
synchronizace s PWM,
10 MHz frekvence časovače,
- tři analogové komparátory (CMPs),
- jeden 12-bitový DA převodník (DACs),
- dva časovače (TMRs),
4-kanálový, 16-bitový,
120 MHz frekvence taktu,
12 operačních módů,
- 54 GPIO pinů,
- I2C, SPI sběrnice,
- programování přes JTAG.

1.1.2 Popis zapojení

Pro realizaci řídicí části μ Standu byla použita již existující procesorová deska, kterou navrhl Ing. Josef Kadlec, Ph.D.(v rámci disertační práce [6]), a následně upravena pro použití v předmětu MMRP. Na desce se nachází již zmíněný kontrolér, LDO regulátor z +5V na +3V3, level shifter, tři tlačítka, reset, 8 x LED.



Obr. 1.1: Popis vývodů procesorové desky

Název	Pin	A/D	I/O	Funkce
GPIOA0	18	A	In	Měření proudu ve větvi 1, CURR1
GPIOA1	17	A	In	Měření proudu ve větvi 3, CURR3
GPIOA2	20	A	In	Měření napětí ve větvi 1, PH_VOLT1
GPIOA3	19	A	In	Měření napětí ve větvi 2, PH_VOLT2
GPIOA4	15	A	In	Měření napětí za R3, DCVOLT2
GPIOA5	16	A	In	Signál z potenciometru, POT_IN
GPIOA6	13	A	In	Signál Feedback1, FEEDBACK1
GPIOA7	14	A	In	Signál Feedback2, FEEDBACK2

Tab. 1.1: Tabulka pinů procesorové desky, GPIO A

Název	Pin	A/D	I/O	Funkce
GPIOB0	26	A	In	Měření proudu ve větvi 2, CURR2
GPIOB1	25	A	In	Měření proudu ve větvi 4, CURR4
GPIOB2	28	A	In	Měření napětí ve větvi 3, PH_VOLT3
GPIOB3	27	A	In	Měření napětí ve větvi 4, PH_VOLT4
GPIOB4	23	A	In	Měření napětí před R3, DCVOLT1
GPIOB5	24	-	-	Volné
GPIOB6	21	-	-	Volné
GPIOB7	22	-	-	Volné

Tab. 1.2: Tabulka pinů procesorové desky, GPIO B

Název	Pin	A/D	I/O	Funkce
GPIOC0	2	-	-	Externí krystal
GPIOC1	1	-	-	Externí krystal
GPIOC2	4	-	-	Volné
GPIOC3	12	D	In	Hall 1 / Encoder A
GPIOC4	11	D	In	Hall 2 / Encoder B
GPIOC5	5	D	In	Hall 3 / Encoder I
GPIOC6	66	-	-	Volné
GPIOC7	65	-	-	Volné
GPIOC8	64	D	Out	Signál sepnutí Q3, DCLINK_ON
GPIOC9	63	-	-	Volné
GPIOC10	62	-	-	Volné
GPIOC11	60	D	Out	LCD enable pin, LCD_E
GPIOC12	59	D	Out	LCD register select, LCD_RS
GPIOC13	46	D	In	Vstup inc. čítače, INCR1
GPIOC14	44	-	-	Volné
GPIOC15	43	-	-	Volné

Tab. 1.3: Tabulka pinů procesorové desky, GPIO C

Název	Pin	A/D	I/O	Funkce
GPIOD0	6	-	-	TDI
GPIOD1	8	-	-	TDO
GPIOD2	7	-	-	TCK
GPIOD3	10	-	-	TMS
GPIOD4	9	-	-	\overline{RESET}

Tab. 1.4: Tabulka pinů procesorové desky, GPIO D

Název	Pin	A/D	I/O	Funkce
GPIOE0	54	D	Out	PWM 0B
GPIOE1	53	D	Out	PWM 0A
GPIOE2	52	D	Out	PWM 1B
GPIOE3	51	D	Out	PWM 1A
GPIOE4	50	D	Out	PWM 2B
GPIOE5	49	D	Out	PWM 2A
GPIOE6	48	D	Out	PWM 3B
GPIOE7	47	D	Out	PWM 3A

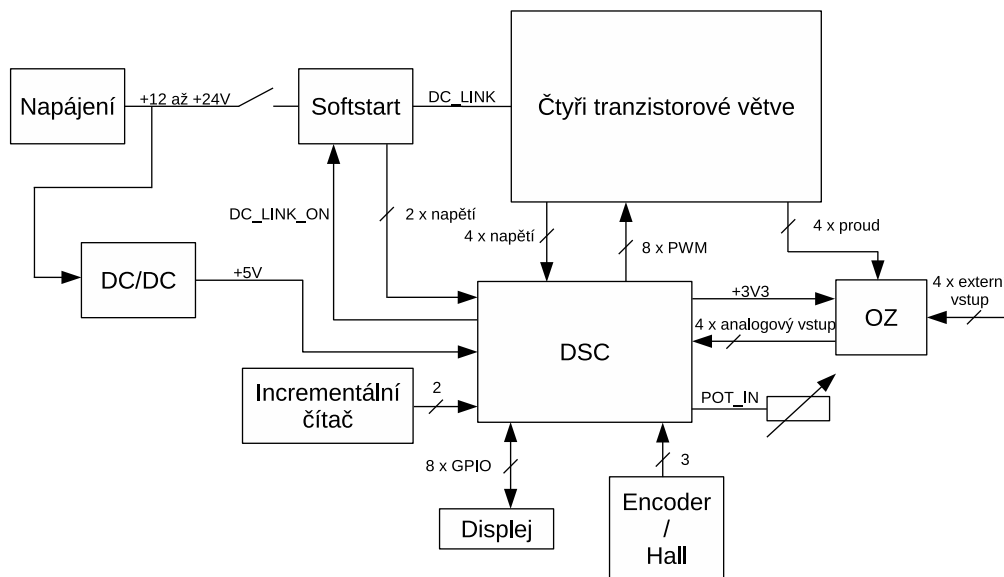
Tab. 1.5: Tabulka pinů procesorové desky, GPIO E

Název	Pin	A/D	I/O	Funkce
GPIOF0	61	D	Out	Data pro LCD, LCD_D1
GPIOF1	45	D	In	Vstup inc. čítače, INCR2
GPIOF2	58	D	Out	Data pro LCD, LCD_D2
GPIOF3	57	D	Out	Data pro LCD, LCD_D3
GPIOF4	56	-	-	Volné
GPIOF5	55	D	Out	Data pro LCD, LCD_D4
GPIOF6	41	-	-	Volné
GPIOF7	42	-	-	Volné
GPIOF8	3	-	-	Volné

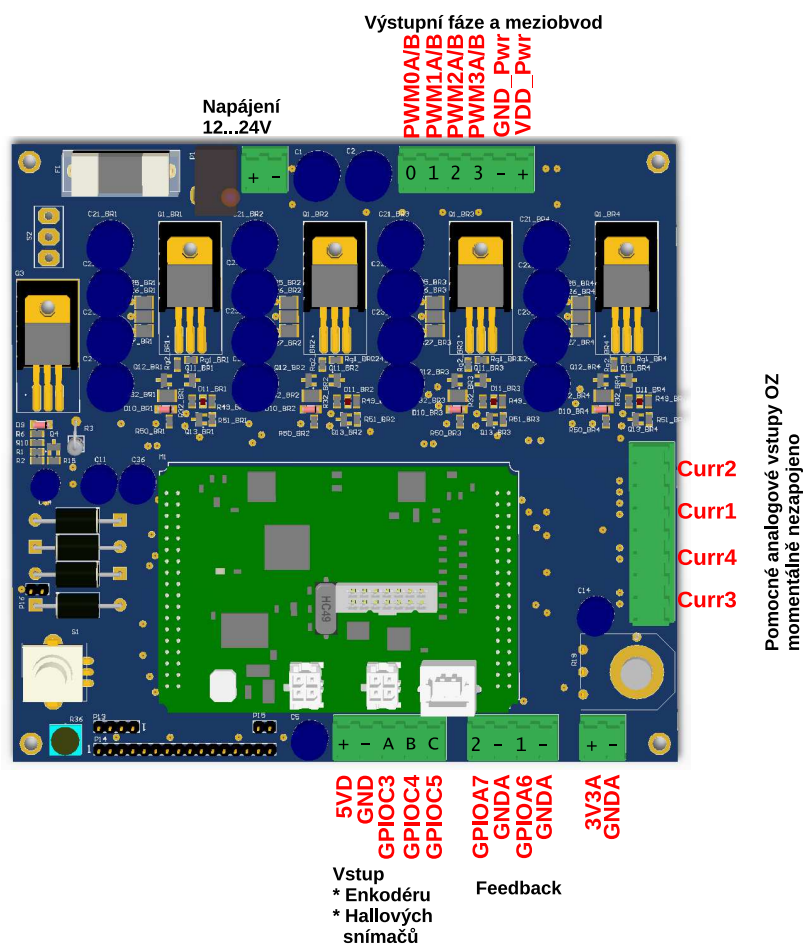
Tab. 1.6: Tabulka pinů procesorové desky, GPIO F

1.2 Výkonová deska

Tato kapitola popisuje funkci výkonové desky μ Standu, její nezbytné části a použité obvody. Mezi popisované části patří zdroje napětí, budiče tranzistorů, soft start a měřicí obvody. Výkonová část obsahuje 4 tranzistorové větve, čímž můžeme naplno využít možnosti řídicího kontroléru. Silová část je dimenzována pro motorky napájené z +12 V až +24 V do výkonu přibližně 200 W.



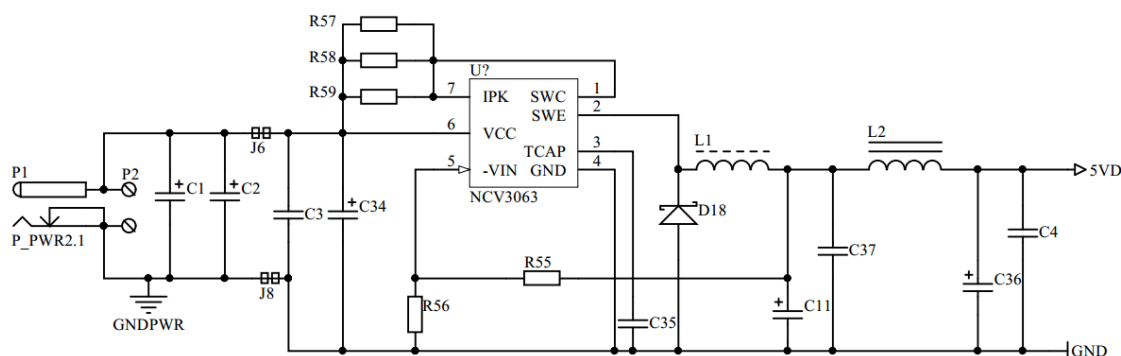
Obr. 1.2: Blokové schéma μStandu



Obr. 1.3: Popis vstupů a výstupů μStandu

1.2.1 Pomocný zdroj napětí

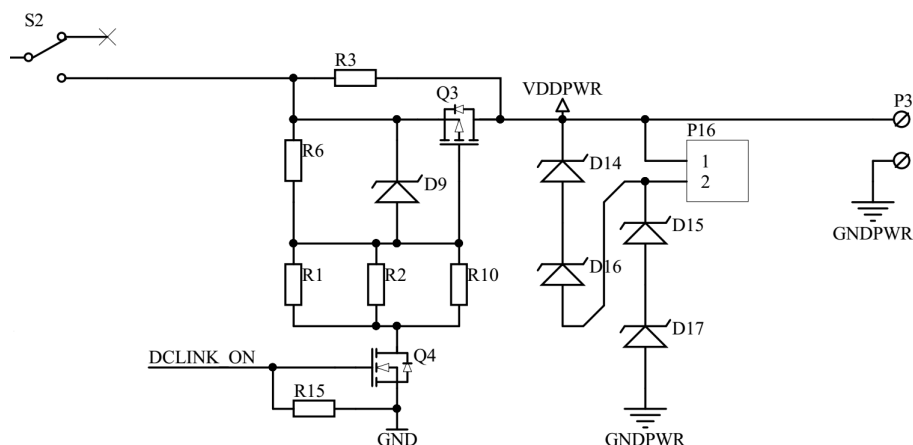
Pro napájení řídicí části (LDO regulátoru na +3,3 V) a dalších periférií na výkonné desce je nutné vytvořit na desce napětí +5 V z napětí vstupního (+12 V až +24 V). Jedním z řešení by bylo použití lineárního stabilizátoru. Ovšem napěťový spád na stabilizátoru by byl příliš velký a docházelo by na něm k velkým ztrátám. Z toho důvodu je lepší jako pomocný zdroj napětí použít snižující měnič, realizovaný integrovaným obvodem NCV3063 na bázi známého MC34063A. Popis použití obvodu je popsán v katalogovém listě [16]. Konkrétní zapojení obvodu je znázorněno na obrázku 1.4. Výstupní napětí je dáno odporovým děličem R55 a R56. Paralelní zapojení R57, R58 a R59 realizuje proudové omezení na 1A. Kondenzátorem C35 o hodnotě 2200 pF je nastavena frekvence spínání step-down měniče a odpovídá katalogové hodnotě. Výstupní indukčnost L1 je navrhnutá na velikost 330 μ H a výstupní vyhlazovací kapacita je realizována elektrolytickým kondenzátorem o hodnotě 1000 μ F/6,3 V.



Obr. 1.4: Schéma snižujícího měniče

1.2.2 Soft start

Další popisovanou částí výkonové desky je tzv. softstart (schéma na obrázku 1.5). Jedná se o část obvodu, která obecně zabraňuje velkému proudovému nárazu. Kondenzátory v meziobvodu měniče jsou nabíjeny přes 50 Ω rezistor. Napětí na meziobvodu je měřeno jak před softstartem, tak i za ním. Z toho důvodu je možné realizovat softwarový softstart. V případě poklesu rozdílu napětí mezi napětím meziobvodu před a za softstartem procesor nastaví výstupní pin DCLINK_ON do stavu logické 1 a dojde k sepnutí signálového MOSFET tranzistoru Q4, který uzemní gate tranzistoru Q3. Meziobvod je chráněn proti krátkodobému přepětí čtveřicí zenerových diod D14-D17. Tato situace může nastat například při dynamickém brzdění elektrického pohonu. Meziobvod se spíná manuálně pomocí přepínače S2.



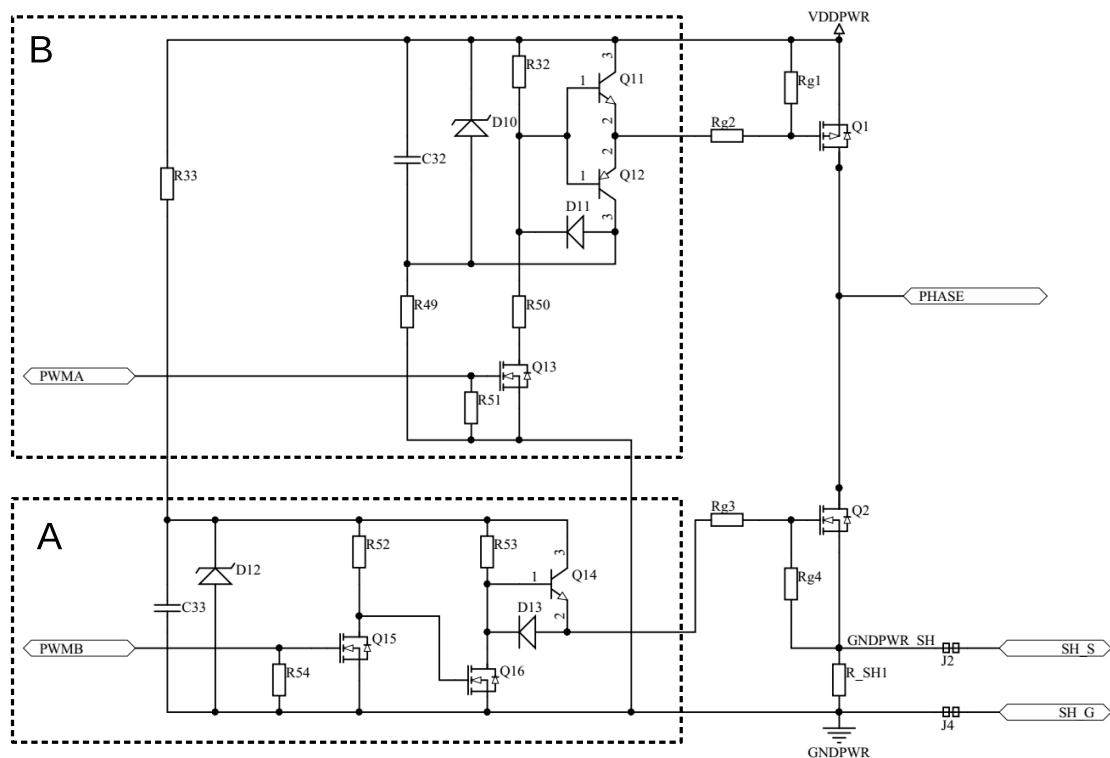
Obr. 1.5: Schéma zapojení soft startu

1.2.3 Výkonová větev

Každá ze čtyř výkonových větví se skládá z horního P-MOSFET a dolního N-MOSFET tranzistoru. Buzení výkonových tranzistorů je zde prováděno budičem sestaveným z diskretních součástek. Vkládání ochranných dob a vzájemné blokování horního a dolního tranzistoru je nutno řešit správným nastavením periferie PWM. Povel k sepnutí každého tranzistoru je log. 1 na vstupu budiče. V emitoru dolního tranzistoru je zapojen bočník pro měření proudu.

Buzení dolního N-MOSFET výkonového tranzistoru je vyznačeno na obrázku 1.6 a). Napájení budiče je realizováno pomocí jednoduchého stabilizátoru tvořeného rezistorem R33, kondenzátorem C33 a diodou D12. Polarita signálu PWM je dvakrát otočena pomocí tranzistoru Q15 a Q16. Následně je signál proudově posílen emitorovým sledovačem Q14, který přivádí náboj do hradla výkonového tranzistoru Q2. Při vypnutí je jeho náboj odveden pomocí diody D13.

Budič horního P-MOSFET výkonového tranzistoru je vyznačen na obrázku 1.6 b). Pomocný napájecí zdroj je tvořen rezistorem R49, diodou D10 a kondenzátorem C32. Signál PWM je přiveden na tranzistor Q13, který pomocí rezistoru R50 posune úroveň signálu na potenciál budiče horního tranzistoru. Zde je signál proudově posílen emitorovým sledovačem Q11 a Q12. Dioda D11 slouží jako ochrana tranzistoru Q12.

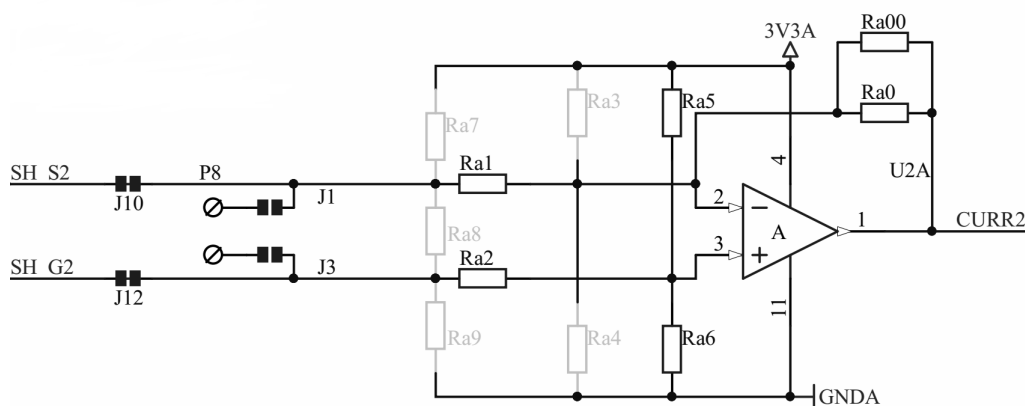


Obr. 1.6: Schéma zapojení budiče výkonových tranzistorů

1.2.4 Měření proudu

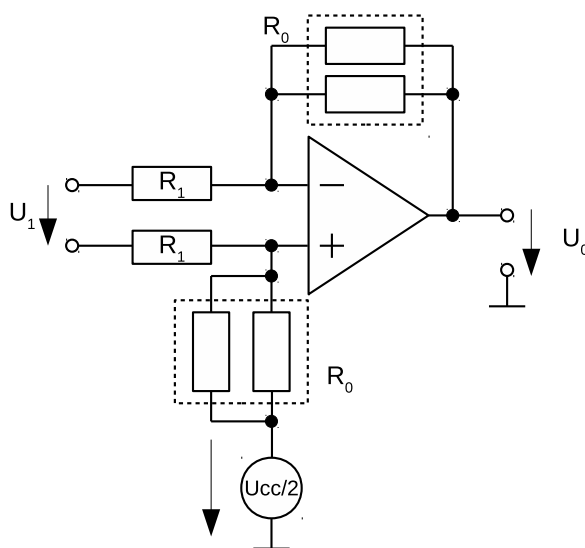
Měření proudu je realizováno sledováním úbytku napětí na bočníku zapojeného v emitoru dolního výkonového tranzistoru. Tento úbytek je přiveden na univerzální zapojení OZ, který je ve funkci diferenčního zesilovače. Virtuální nula diferenčního OZ je realizována děličem Ra5 a Ra6 a posunuta z nuly na hodnotu 1,65V. Zesílení OZ je dáno odpory Ra1 a paralelní kombinací Ra0 a Ra00. Pro lepší představu zde slouží principiální schéma na obrázku 1.8.

a) Schéma zapojení



Obr. 1.7: Schéma měření proudu

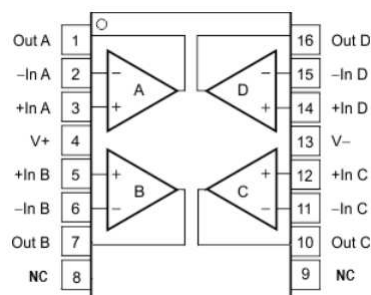
$$\begin{aligned}
 R_1 &= R_{a1} = R_{a2} \\
 R_{a0} &= R_{a00} = R_{a5} = R_{a6} \\
 R_0 &= R_{a00} || R_{a0} = R_{a5} || R_{a6}
 \end{aligned}
 \tag{1.1}$$



Obr. 1.8: Principiální schéma měření proudu

b) OPA4340UA

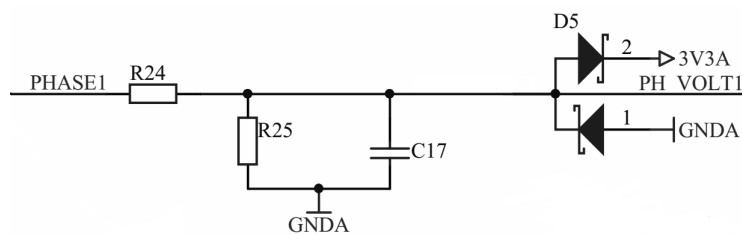
Jedná se o rail-to-rail (hodnota na výstupu operačního zesilovače se těsně blíží napájecímu napětí) CMOS operační zesilovač, vhodný pro napájení malým napětím (od 2,5 V) jedné polaridy. V tomto případě se jedná o šestnáctipinové pouzdro se čtyřmi OZ uvnitř, viz 1.9. Více o tomto obvodu v datasheetu [17].



Obr. 1.9: Vnitřní zapojení v integrovaném obvodu OPA4340UA, převzato z [17]

1.2.5 Měření napětí

Napětí na všech čtyřech větvích je snímáno děličem napětí s paralelně zapojeným filtračním kondenzátorem. V případě přepětí je vstup kontroléru chráněn schottkyho diodami.



Obr. 1.10: Schéma snímání napětí

2 POUŽÍVANÉ PERIFERIE KONTROLÉRU

V této kapitole si popíšeme periferie/moduly kontroléru nejčastěji používané v této diplomové práci.

2.1 eFlexPWM

Prvním a zároveň nejdůležitějším modulem pro vytváření aplikací s elektrickými pohony a spínanými zdroji je eFLexPWM. Modul se skládá ze 4 totožných submodulů, kde každý je možné použít pro řízení právě jedné dvojice tranzistorů a slouží ke generování různých sofistikovaných tvarů spínacích signálů.

Hlavní vlastnosti eFlexPWM modulu:

- Každý ze 4 submodulů má 2 výstupy a 4 chybové vstupy a jeden PWMx vstupně-výstupní pin,
- 16-bitové rozlišení pro center-aligned, edge-aligned a asymetrickou PWM,
- nezávislé nastavení náběžné a sestupné hrany pro každý výstup,
- submodul 0 disponuje funkcí Master, umožňující ostatním modulům se synchronizovat právě podle něj nebo externě,
- PWM výstup může pracovat samostatně nebo komplementárně, tedy až 8 samostatných výstupů nebo 4 dvojice komplementárních signálů. K tomu je ještě nutné připočíst 4 vstupně-výstupní piny PWMx,
- chybové vstupy slouží pro řízení PWM výstupu v případě neočekávaných stavů např. nadproud, atd,
- každá komplementární dvojice může pracovat s vlastní frekvencí a deadtimem,
- možnost řízení každého výstupu i softwarově,
- zvětšení rozlišení periody PWM pomocí Fractional delay modulu, který poskytuje navíc 5-bitů analogového zpoždění,
- double switching PWM signálu, vhodný pro měření proudu jedním bočníkem a jeho tří fázovou rekonstrukci,
- synchronizace celého modulu s ostatními periferiemi kontroléru,
- řízení PWM pinů módy push-pull nebo open drain,
- možnost maskování chybových vstupů a programování jejich filtrů na vstupu,
- ochrana proti zápisu během činnosti,
- hardwarový deadtime s možností různého nastavení pro horní a spodní tranzistory,

Z výše uvedených vlastností vyplývá, že eFlexPWM modul obsahuje 4 submoduly, které jsou naprosto totožné s výjimkou submodulu 0, který může sloužit jako

synchronizační reference (master) pro ostatní submoduly. Každý submodul může kromě zpracování různých dalších signálů také generovat až tři výstupní signály a to PWM_{Ax}, PWM_{Bx}, PWM_{Xx}, jak je uvedeno na obrázku 2.1. [8][9][13][14]

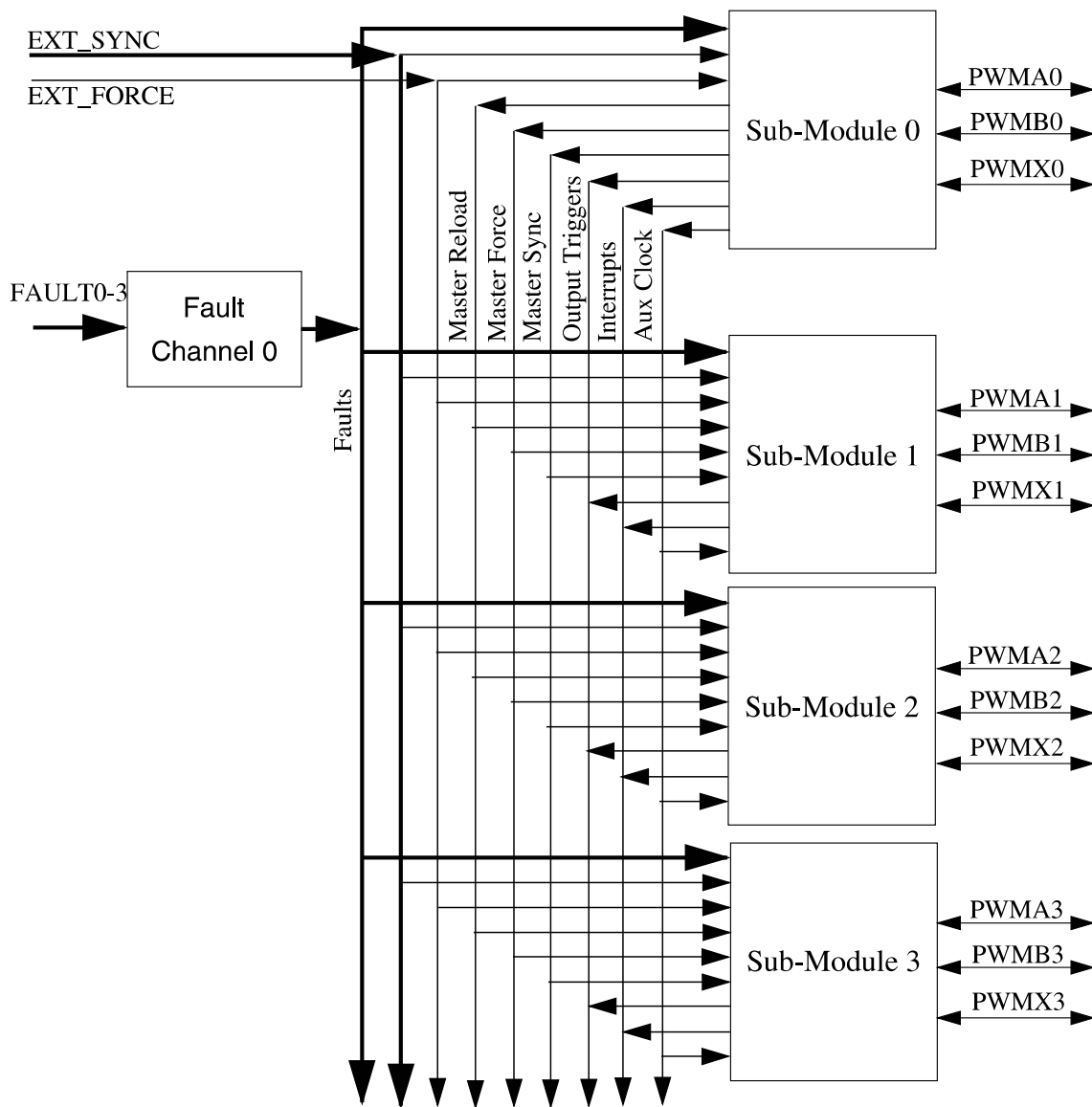
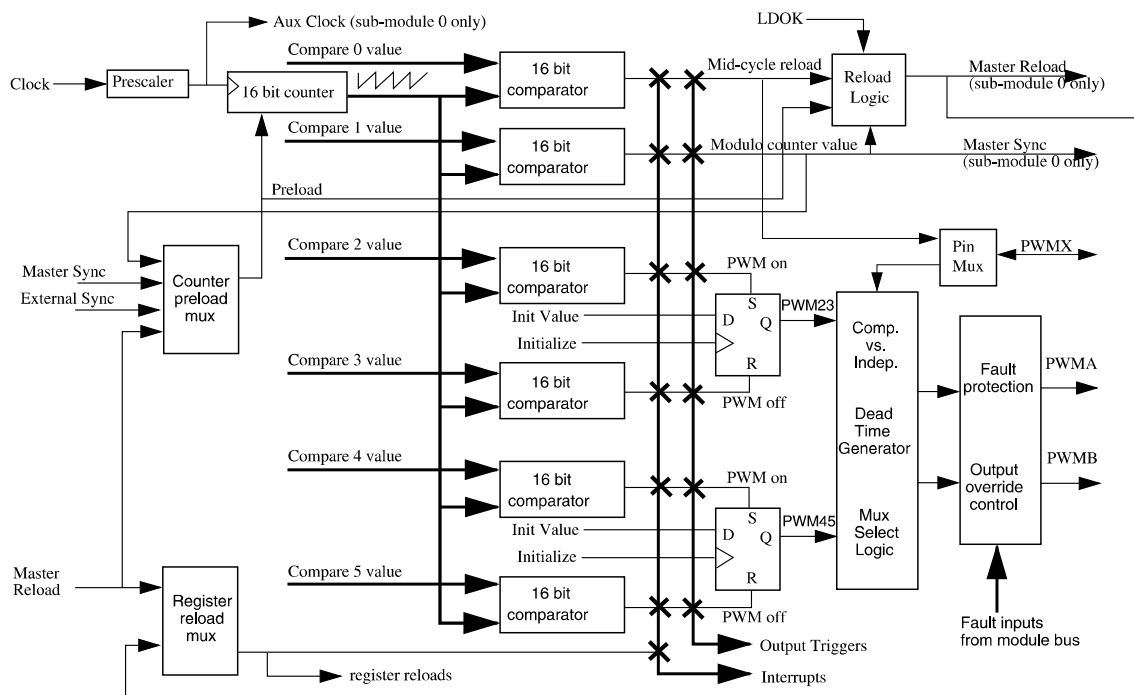


Figure 7-1. PWM Block Diagram

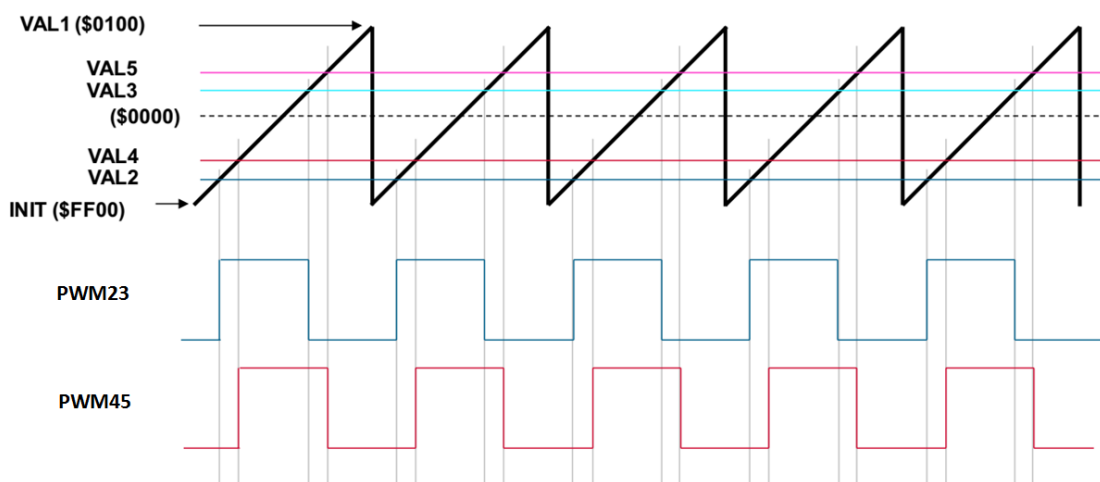
Obr. 2.1: Blokové schéma PWM modulu, převzato z [14]



Obr. 2.2: Blokové schéma submodulu, převzato z [14]

2.1.1 Generování PWM signálu

Jak již bylo zmíněno, rozlišení submodulu je 16-bitové a obsahuje dva komparátory, pro generaci náběžné a sestupné hrany. Podle obrázku 2.3 je obecný PWM signál definován registry INIT, který definuje počáteční stav čítače a VAL1, po jehož dosažení dojde k přetečení a čítání začíná opět od hodnoty INIT. Jedná se tedy o registry definující periodu PWM signálu, která se ale může v průběhu měnit. Registry VAL2 a VAL4 určují nástupné hrany signálů PWM23 a PWM45, VAL3 a VAL5 jejich sestupné hrany. Pokud nejsou tyto komparátory a registry využity ke generování PWM, můžou být použity pro výstupní komparaci, generaci výstupních triggerů nebo generování přerušení v určitých časových intervalech. [8][14]



Obr. 2.3: Princip generování obecného PWM signálu, převzato a upraveno z [8]

2.1.2 Funkce PWM modulu

V této podkapitole budou popsány různé implementace funkcí eFlexPWM modulu, jako ADC triggerování, synchronizace PWM, ochrany proti chybě, force out logiku, maskování a módy PWM.

a) Force Out logika

Pro každý submodule eFlexPWM modulu je možné softwarově zvolit sedm signálových zdrojů FORCE_OUT signálu. Konkrétně to je local CTRL2[FORCE], Master Force signal ze submodule 0, local Reload signal, Master Reload signal ze submodule 0, nebo EXT_FORCE signálem. Lokální signály se používají pokud chce uživatel změnit signál na výstupu submodule bez možnosti synchronizace s ostatními submodule. V opačném případě je nutné použít signály Master nebo EXT_FORCE, aby došlo ke změně signálu naráz na všech submodulech.

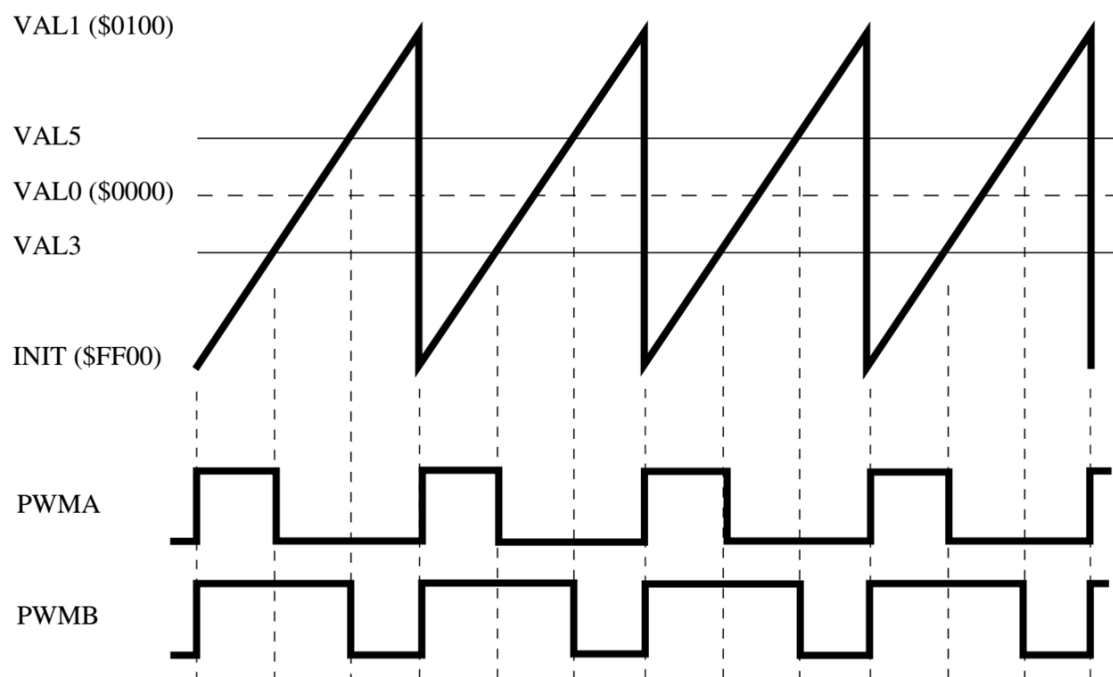
Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Read	0				MASKA				MASKB				MASKX			
Write																
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

Obr. 2.5: Maskovací registr, převzato z [14]

c) Edge-aligned PWMs

Jak již bylo řečeno, zvolený kontrolér obsahuje čtyři submoduly, kde každý z nich má svoji vlastní časovou základnu, může pracovat s jiným módem a jinou synchronizací. Jelikož časovač submodulu může čítat pouze nahoru a potom dojde k přetečení a resetu na hodnotu INIT. Nastavováním hodnot v registrech pro náběžnou a sestupnou hranu PWM signálu nenastavujeme pouze jeho periodu, ale také je relativní zarovnání.

Prvním módem je Edge-aligned, kterého dosáhneme nastavením registrů pro náběžnou hranu VAL2 a VAL4 na stejnou hodnotu jako registr INIT. Z toho plyne, že perioda signálu je nastavována pouze sestupnou hranou, tedy registry VAL3 a VAL5. Nejčastěji se používá pro jednokvadrantové měniče. [14][9]

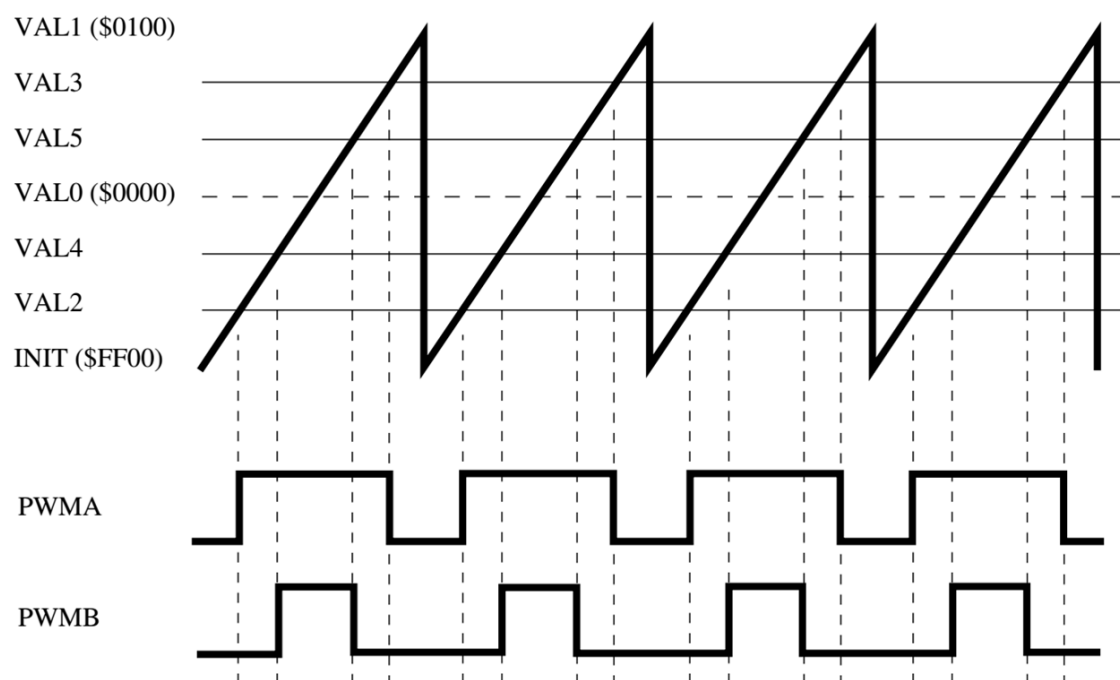


Obr. 2.6: Příklad edge-aligned PWMs (INIT = VAL2 = VAL4), převzato z [14]

d) Center-aligned PWMs

Druhým módem je Center-aligned, tedy zarovnaný na střed. Hodnotu INIT v tomto případě není nejvhodnější nastavit na 0, nýbrž zvolit tak, aby byla dvojkovým doplňkem. Poté bude PWM generátor fungovat v takzvaném „znaménkovém“ režimu. Jedná se o režim, kdy registry pro náběžnou a sestupnou hranu mají stejnou hodnotu ale s jiným znaménkem, což zjednoduší výpočet a výstupní signál bude vykazovat sepnutí symetricky okolo „nulové“ hodnoty, která ovšem nemusí být nutně nula, ale zajistíme tím nejlepší možné rozlišení a jednodušší výpočet. [14][9]

Tento mód je výhodné použít pro více-kvadrantové měniče. Rovněž zlepšuje EMI a THD systému.



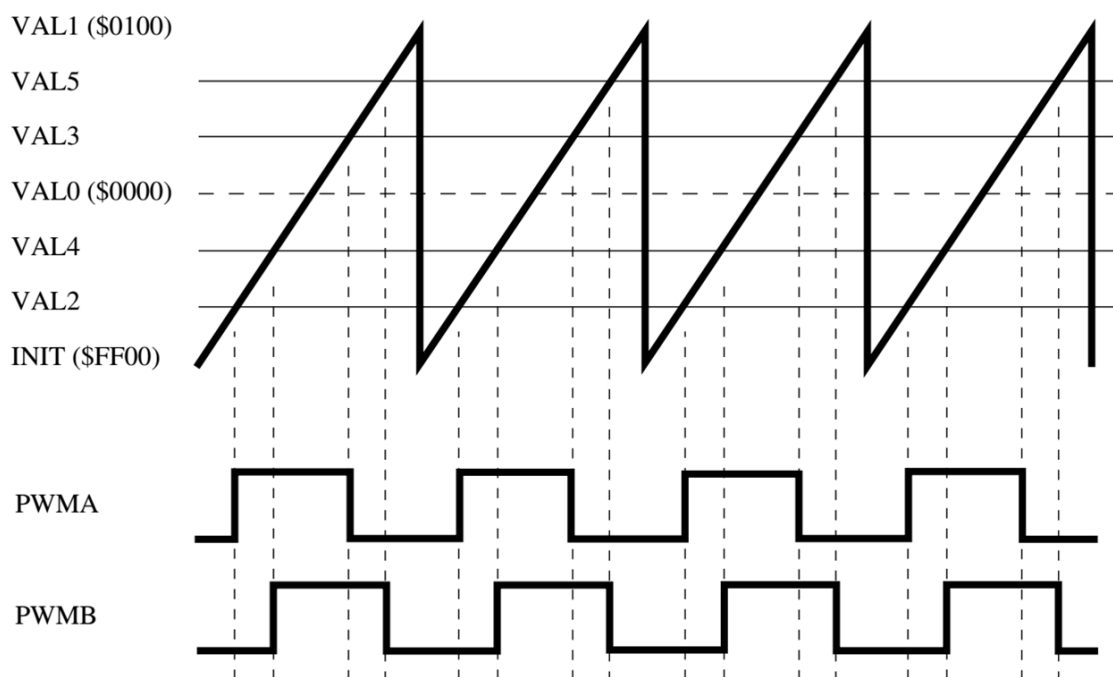
Obr. 2.7: Příklad center-aligned PWMs ($VAL2 = -VAL3$, $VAL4 = -VAL5$), převzato z [14]

e) Complementary PWMs

Komplementárním módem rozumíme stav, kdy jeden výstupní PWM signál je doplňkem druhého (opakem). Tento mód spustíme zapsáním logické nuly do registru CRL2[INDEP]. Podle směru proudu se nastaví bit MCTRL[IPOLE], tím se rozhodne který signál (PWM23 nebo PWM45) je připojen na výstup. Tohoto se vhodně využívá při kompenzaci deadtimu. [9]

f) Phase shifted PWMs

V podkapitole d) byl popsán tzv. „znaménkový“ režim, kdy náběžná výstupního signálu PWMA a sestupná hrana výstupu PWMB má opět stejnou hodnotu (s rozdílem ve znaménku), což je rozdíl oproti předchozímu použití, kdy se jednalo o hrany jednoho výstupního signálu. Zjednodušeně, $VAL2 = -VAL5$, $VAL4 = -VAL3$. [14]

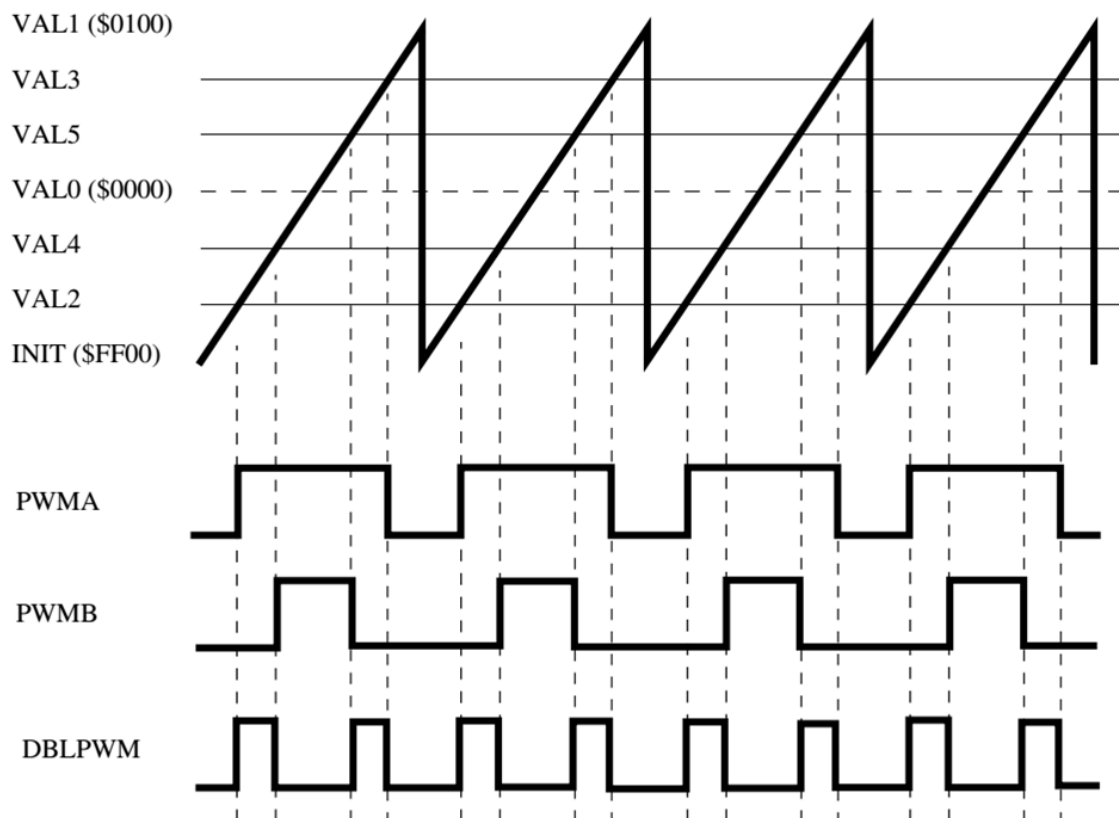


Obr. 2.8: Příklad Phase shifted PWMs ($VAL2 = -VAL5$, $VAL4 = -VAL3$), převzato z [14]

Tento mód se často používá při konstrukci svářeček k regulaci výkonu dodaného svařovacímu oblouku.

g) Double switching PWMs

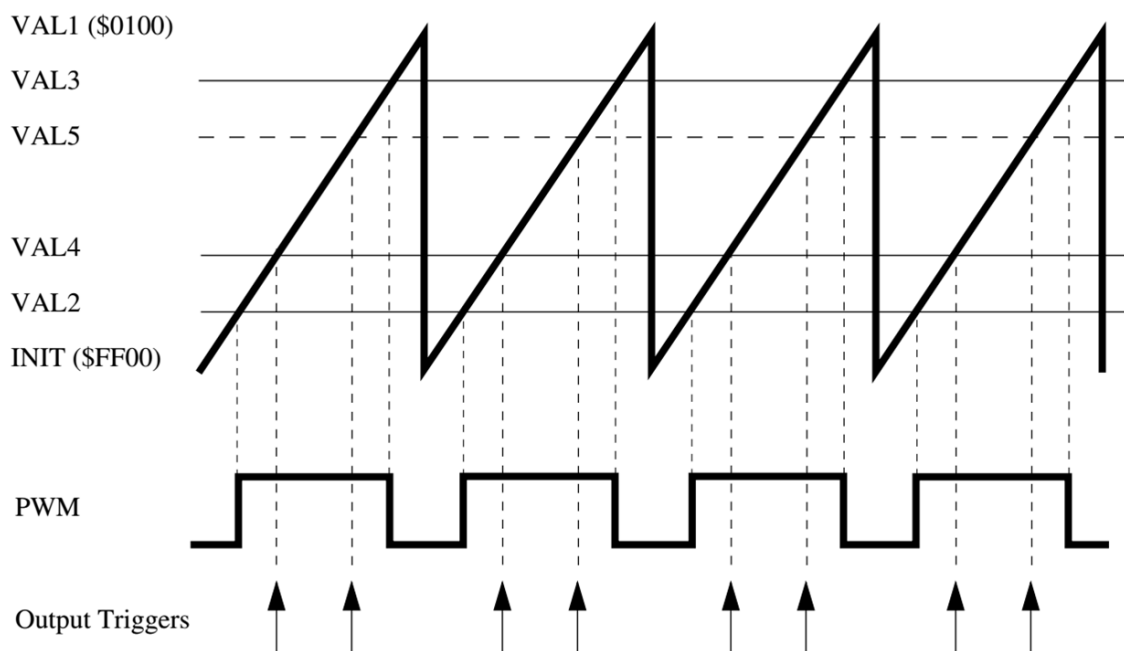
Tento mód se nejčastěji používá pro třífázovou rekonstrukci proudů při měření jedním bočníkem. Tato metoda podporuje dvě nezávislé náběžné a dvě nezávislé sestupné hrany během jedno cyklu PWM. Registry VAL2 a VAL3 jsou použity pro generaci sudého kanálu (PWMA na obrázku) zatímco VAL4 a VAL5 pro generaci lichého kanálu. Ve výsledku se tyto dva kanály pomocí XOR logiky (force out logika) sečtou do výsledného průběhu zobrazeného na obrázku. Dále je možné na signál DBLPWM aplikovat deadtime. [14]



Obr. 2.9: Příklad Double switching PWMs, převzato z [14]

h) ADC triggering

V některých případech je vhodné použít hardwarový ADC triggering namísto softwarového a to bez nutnosti dalšího časovače. V případě použití komplementárního módu jsou používány pouze 2 komparátory, zatímco zbylé můžou provádět například triggerování AD převodníku. Příklad tohoto triggerování je uveden na obrázku 2.10.



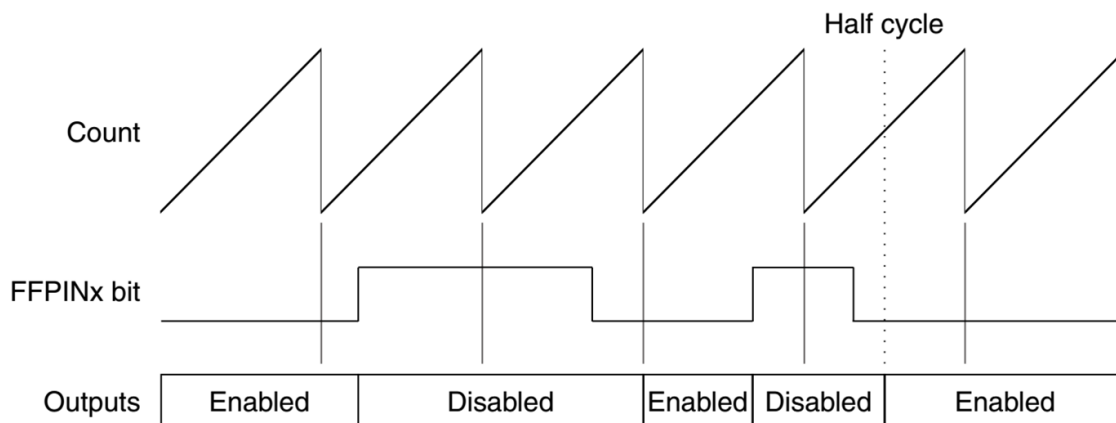
Obr. 2.10: Generování hardwarového triggeru, převzato z [14]

Vzhledem k tomu že každý submodul má vlastní časovač, může běžet na jiné frekvenci než ostatní. To ovšem nebrání tomu aby submoduly běžící na nižší frekvenci než submodul 0 nemohly být s tímto submodule synchronizovány. [14]

i) Fault protection

Každý FAULTx pin může být přiřazený k libovolnému PWM výstupu. V případě výskytu chyby nedojde k zastavení PWM generátoru, nýbrž se využije force logika a výstupní hodnota se nastaví podle registru SMnOCTRL[PWMxFS].

Když je nastaven bit FCTRL[FAUTOx] do logické 1, dojde k obnovení výstupních PWM pinů po vrácení FAULTx pinu do logické 0 v dalším PWM cyklu popřípadě v půlce cyklu. Pokud nastavíme pin FSTS[FFULLx] do logické 1, potom jsou výstupní piny obnoveny pouze na začátku PWM cyklu, jako na obrázku 2.11.



Obr. 2.11: Automatické mazání chyb, převzato z [9]

V případě logické nuly nastavené na bitu `FCTRL[FAUTOx]` je nastaveno ruční mazání chyby. V tomto případě jsou dvě možnosti, kdy dojde ke smazání chyby, a to podle nastavení pinu `FCTRL[FSAFEx]`.

V případě logické nuly se ihned (během další PWM cyklu nebo půl cyklu, dle nastavení pinu `FSTS[FFULLx]`) po nastavení povolí PWM výstupy, které byly předtím vypnuty signálem `FAULTx` a nezáleží na tom, jestli je ještě `FAULTx` pin aktivní.

Pokud nastavíme logickou jedničku, ochrana čeká na vynulování `FAULTx` pinu, a poté až povolí výstup z PWM.

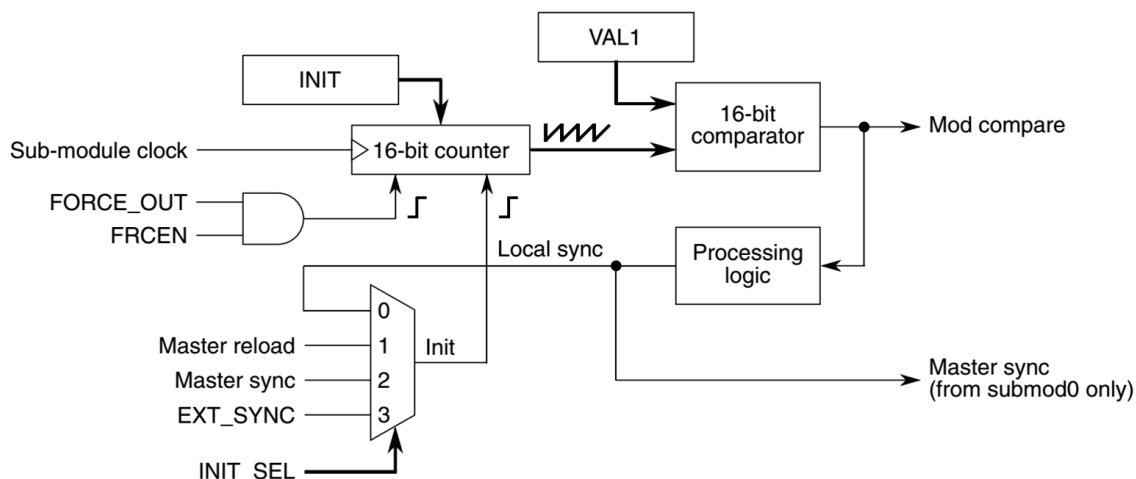
j) PWM synchronization

16-bitový čítač submodulu může být inicializovaný hodnotou `INIT` ze čtyř zdrojů: `local sync`, `master reload`, `master sync` a `EXT_SYNC`.

Při volbě `local sync` jako inicializačního signálu bude čítač zvyšovat svoji hodnotu dokud se výstup nebude rovnat hodnotě v registru `VAL1`. V případě použití `master sync` signálu (pouze submoduly 1, 2, 3) se jedná o `local sync` signál ze submodulu 0 a perioda čítání zůstane pevně nastavena. V tomto případě je možné přebytné komparátory submodulů použít například pro již zmíněné triggerování.

Zvolením `master reload` signálu (pochází pouze ze submodulu 0) jako zdroje pro inicializaci čítače je perioda čítání ostatních submodulů pevně svázaná s obnovovací frekvencí submodulu 0. Vzhledem k tomu, že obnovovací frekvence je volitelná a může se měnit v intervalu od jedné do šestnácti, je možné generovat synchronizované PWM signály s různou frekvencí.

`EXT_SYNC` signál (který pochází přímo z čipu nebo externě, záleží na architektuře) ziniculuje zvolené čítače submodulů z externího zdroje. Tímto lze dosáhnout synchronizace `eFlexPWM` modulu s externím signálem.[9]

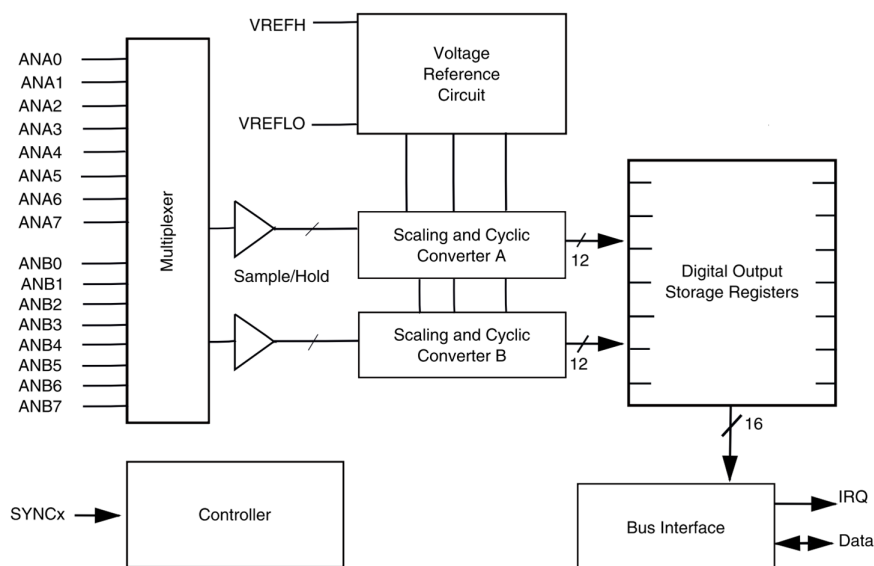


Obr. 2.12: Synchronizace PWM submodulu, převzato z [9]

2.2 AD převodník

2.2.1 Popis funkce

AD převodník kontroléru se skládá ze dvou nezávislých 12-bitových submodulů, kde každá má osm vstupů, vlastní vzorkovací obvody a převodník. Vše je názorně ukázáno na obrázku 2.13. Převod je spouštěn signálem SYNC z časovače umístěného v kontroléru nebo zapsáním jedničky do bitu START. Podrobný popis funkce AD převodníku je možné nalézt v referenčním manuálu na straně 80 v [14].



Obr. 2.13: Blokové schéma AD převodníku, převzato z [14]

2.2.2 Popis pinů

a) Vstupní analogové piny

Jak již bylo řečeno v úvodu kapitoly, AD převodník obsahuje šestnáct analogových vstupů (ANA[0:7] a ANB[0:7]). Jelikož má každý submodul svůj vlastní vzorkovací obvod, je možné číst ze všech vstupů submodulu naráz v případě paralelního čtení, anebo ze všech šestnácti naráz v případě sekvenčního. [14]

b) Piny napěťové reference (VREFH a VREFLO)

Rozdíl napětí mezi VREFH a VREFLO poskytuje napěťovou referenci pro všechny měřené analogové vstupy. Běžně je pin VREFH připojen k analogovému napájení V_{DDA} a VREFLO k analogové zemi V_{SSA} . V tomto případě je nutné počítat s amplitudou napětí na analogové části a zajistit aby bylo co nejméně zarušené z důvodu přenosu tohoto rušení do digitální výsledku. [14]

2.3 Časovač/čítač

Kontrolér MC56F8257 obsahuje dva moduly časovače (TMR). Každý modul se skládá ze čtyř totožných 16-bitových časovačů/čítačů. Každý časovač/čítač obsahuje předděličku, čítač, load (inicializační) registr, hold registr, capture registr spouštěný externím signálem, dva registry pro porovnání, dva status a ovládací registry.

2.3.1 Používané režimy

a) Counting mode

V tomto režimu jsou čítány vzestupné hrany hodinového signálu, nastavitelného pomocí Primary Source bitu. Pro čítání sestupných hran je možné vstup invertovat. Nejčastěji je tento mód používán pro generování periodického přerušení.

b) Quadrature mode

Tento mód se nejčastěji používá pro zpracování signálů z inkrementálního čidla otáček. Signály z čidla mají obdelníkový tvar a jsou vzájemně posunuty o 90°.

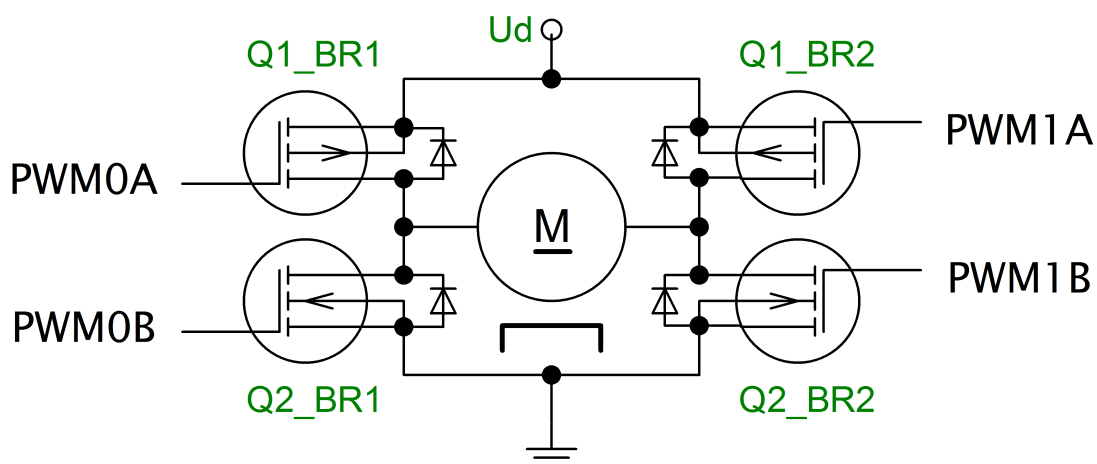
3 ŘÍZENÍ STEJNOSMĚRNÉHO MOTORU

3.1 Stejnosměrný motor

Stejnosměrné motory (nebo také DC motory) patří mezi nejstarší elektrické stroje. V pohonné technice se často používají pro své výhodné regulační vlastnosti, menší rozměry než motory střídavé, velký záběrný moment a malou časovou konstantu. Velkou nevýhodou je přítomnost kluzného kontaktu, který zvyšuje EMC rušení a poruchovost.

3.2 Čtyřkvadrantový stejnosměrný měnič

Stejnosměrný motor je napájen ze čtyřkvadrantového měniče, který umožňuje protékání obou polarit proudů motorem při obou polaritách napětí.



Obr. 3.1: Schéma čtyřkvadrantového měniče.

3.3 Měření rychlosti inkrementálním optickým čidlem

Inkrementální optická čidla fungují na principu prosvěcování kódovaného disku. Při každém prosvícení dojde k vygenerování pulsu. Jedná se o relativní metodu, kdy nám počet pulsů načtený od nějaké výchozí polohy udává úhel natočení. Pokud

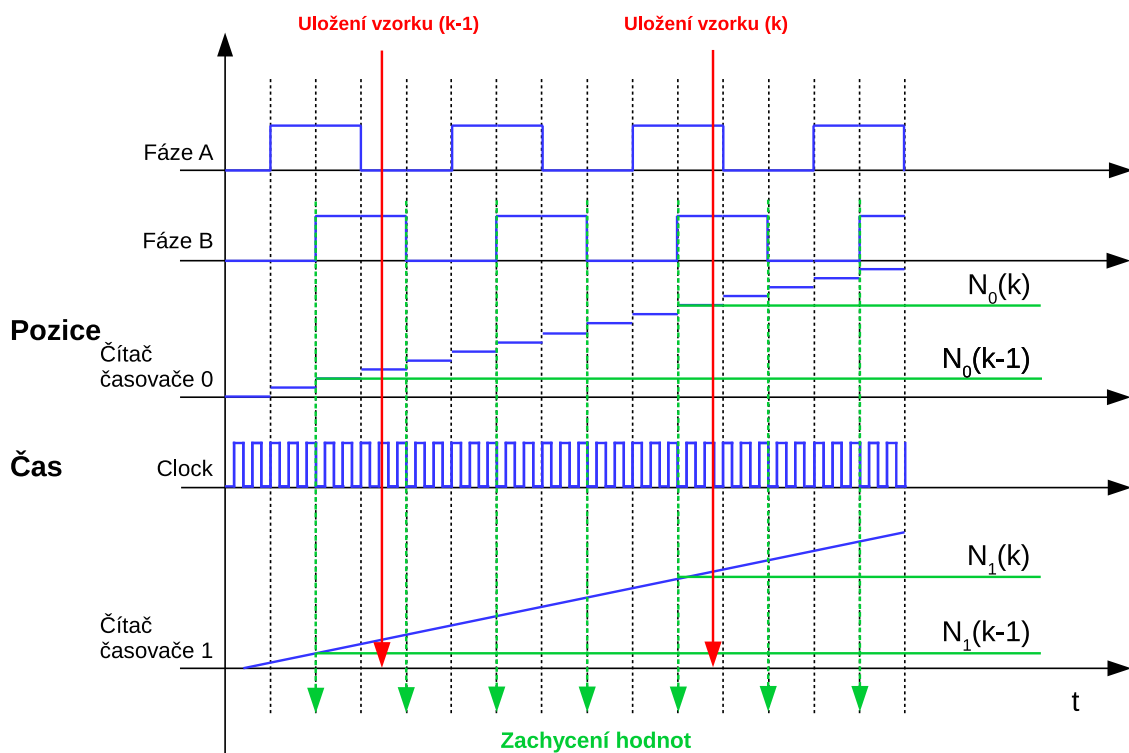
chceme získat informaci o rychlosti z tohoto čidla, je nutné od sebe odečíst dva po sobě jdoucí informace o úhlu natočení (počty pulsů). Platí tedy vztah

$$\omega = \frac{\theta_k - \theta_{k-1}}{T_{s\varphi}} \quad (3.1)$$

kde vzorkovací periodu $T_{s\varphi}$ považujeme za jednotkovou a informace o úhlu natočení má podobu celočíselné hodnoty. Tato metoda je vhodná pro vyšší rychlosti otáčení motoru. Dále je nutné využívat celý rozsah zlomkového čísla pro informaci o úhlové rychlosti. Měřítka zvolíme podle vztahu

$$m_\omega = \frac{1}{\omega_{Real,Max}} \quad (3.2)$$

Maximální rychlosti otáčení odpovídá počtu nainkrementovaných impulsů za určitou periodu $\Delta n(\omega_{Max}) = n_K(\omega_{Max}) - n_{K-1}(\omega_{Max})$. Při minimálních rychlostech by byl počet inkrementů příliš malý a docházelo by k zanášení chyby při výpočtu rychlosti. Z tohoto důvodu je lepší využít současně s měřením počtu pulsů i měření jejich periody. Tato kombinovaná metoda využívá dva čítače, kdy jeden čítá hrany jednoho z výstupních signálů enkodéru a druhý počet taktů interního hodinového signálu. Názorně je to uvedeno na obrázku 3.2. [10]



Obr. 3.2: Zpracování signálů z enkodéru s využitím dvou čítačů

Výsledkem je počet pulsů signálu z enkodéru a tomu odpovídající počet taktů hodinového signálu v rychlostní smyčce.

V tomto případě rychlost určíme podle vzorce:

$$\omega_{Frac} = m_{\omega} \frac{N_0(k) - N_0(k-1)}{N_1(k) - N_1(k-1)} \quad (3.3)$$

Níže je uveden samotný kód pro výpočet rychlosti, který probíhá každých 10 ms během přerušení od časovače číslo tři. Během samotného výpočtu rychlosti se rozdíl v načtených púlperiodách dělí pomocnou konstantou tak, aby maximální otáčky motoru ležely v intervalu $\langle -0,5; 0,5 \rangle$ ve zlomkové aritmetice. Což odpovídá otáčkám za minutu v intervalu $\langle -2500; 2500 \rangle$. Měřítka otáček je v tomto případě rovno 523,6 rad/s (5000 ot/min).

```
//nacteni poctu pulperiod(pulsu) z inkrementalniho cidla, timer0
position_t0 = (ioctl(QTIMER_A0, QT_READ_CAPTURE_REG, NULL));
//nacteni načtení počtu taktů z interního timeru1
time_t0 = (ioctl(QTIMER_A1, QT_READ_CAPTURE_REG, NULL));
//vypocet rozdilu polohy a casu
position_delta = (position_t0 - position_t1);
time_delta = (time_t0 - time_t1);
//vypocet rychlosti
if(time_delta != 0 && position_delta != 0)
    CtrlData.Speed =
        div_s4q(div_s4q(position_delta, bconst), time_delta);
else
    CtrlData.Speed = 0;
position_t1 = position_t0;
time_t1 = time_t0;
```

Výpis 3.1: Výpočet rychlosti z inkrementálního enkodéru

3.4 Návrh kaskádní regulační struktury

Při návrhu regulátoru otáček s podřízenou proudovou smyčkou budeme přistupovat k motoru jako k neznámému. Hodnoty odporu $R_a = 8,63 \Omega$ a indukčnosti $L_a = 5,01 \text{ mH}$ kotvy byly změřeny pomocí RLC metru a motor bude provozován na napětí 12V.

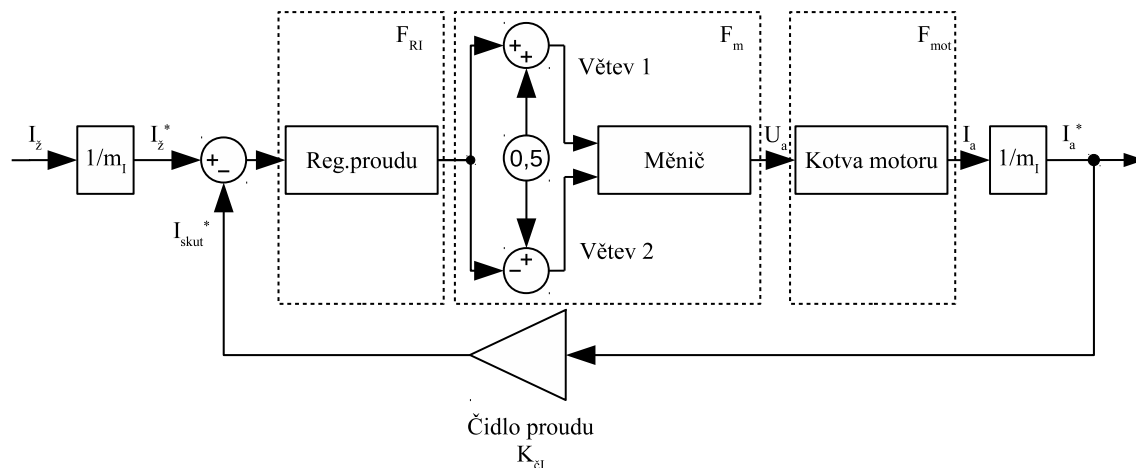
Dále bylo nutné vypočítat konstantu motoru $c\phi$ pro vyčíslení regulátoru otáček. Vycházíme přitom z rovnice:

$$c\phi = \frac{U - R_a \cdot I_0}{\omega} = \frac{12 - 8,63 \cdot 0,08}{251,3} = 0,045 \quad (3.4)$$

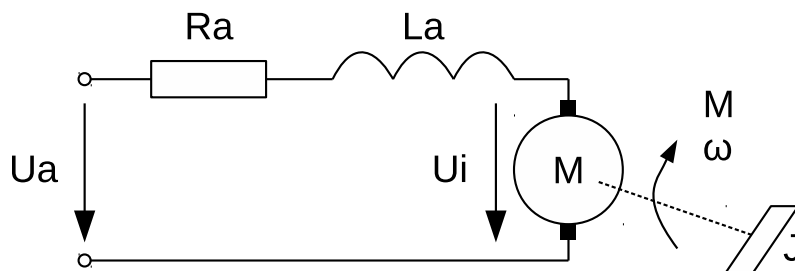
kde U je napájecí napětí, R_a odpor kotvy, I_0 proud tekoucí kotvou při chodu naprázdno a ω otáčky naprázdno.

3.4.1 Regulátor proudu

Proudová smyčka, ze které vycházíme při návrhu regulátoru, je vyobrazena na obrázku 3.3. Skládá se ze samotného regulátoru proudu, měniče, kotvy motoru a čidla proudu.



Obr. 3.3: Proudová smyčka



Obr. 3.4: Schéma stejnosměrného motoru včetně elektromechanické vazby

Z napěťové rovnice kotvy zabrzděného motoru (indukované napětí $u_i = 0$), vyjádřené podle obrázku 3.4,

$$U_a = R_a \cdot I_a(p) + p \cdot L_a \cdot I_a(p) \quad (3.5)$$

vycházíme při určování přenosové funkce motoru.

$$F_{mot}(p) = \frac{1}{R_a + p \cdot L_a} = \frac{\frac{1}{R_a}}{1 + p \cdot \frac{L_a}{R_a}} = \frac{\frac{1}{R_a}}{1 + p \cdot \tau_a} = \frac{\frac{1}{8,63}}{1 + p \cdot 580,5 \cdot 10^{-6}} \quad (3.6)$$

Zesílení měniče vyčíslíme z následující rovnice, kde U_D je stejnosměrné napětí meziobvodu:

$$K_m = \frac{U_D}{0,5} = \frac{12}{0,5} = 24V \quad (3.7)$$

Dále vypočítáme náhradní časovou konstantu měniče vyjádřenou jako 2,5 násobek periody spínací frekvence, což přibližně odpovídá době mezi nastavením požadovaného proudu a jeho projevením na výstupu (dopravní zpoždění). Spínací frekvence měniče je 10kHz.

$$\tau_m = 2,5 \cdot T_{PWM} = 2,5 \cdot 100 \cdot 10^{-6} = 250\mu s \quad (3.8)$$

Přenosová funkce měniče poté bude:

$$F_m(p) = \frac{K_m}{1 + p \cdot \tau_m} = \frac{24}{1 + p \cdot 250 \cdot 10^{-6}} \quad (3.9)$$

K určení přenosu proudového čidla je nutné vyjádřit jeho zesílení. Jako maximální hodnotu proudu použijeme stejnou hodnotu, jakou má frakční měřítko, tedy $m_I = 21,45A$.

$$K_{\xi I} = \frac{1}{m_i} = \frac{1}{21,45} \quad (3.10)$$

Nyní již můžeme vyjádřit přenos celé soustavy:

$$F_s(p) = F_m(p) \cdot F_{mot}(p) \cdot K_{\xi I} = \frac{K_m}{1 + p \cdot \tau_m} \cdot \frac{\frac{1}{R_a}}{1 + p \cdot \tau_a} \cdot K_{\xi I} \quad (3.11)$$

$$F_s(p) = \frac{K_s}{(1 + p \cdot \tau_m) \cdot (1 + p \cdot \tau_a)}$$

Pro návrh regulátoru proudu bude použita metoda optimálního modulu. Standardní tvar přenosu otevřené smyčky je:

$$F_o(p) = F_s(p) \cdot F_{RI}(p) = \frac{1}{p \cdot 2 \cdot \tau_\sigma \cdot (1 + p \cdot \tau_\sigma)} \quad (3.12)$$

Nyní si vyjádříme z rovnice přenos navrhovaného regulátoru proudu F_{RI} , za τ_σ dosadíme konstantu měniče τ_m , abychom vykompenzovali větší časovou konstantu motoru τ_a .

$$F_{RI}(p) = \frac{F_o(p)}{F_s(p)} = \frac{1}{p \cdot 2 \cdot \tau_m \cdot \cancel{(1 + p \cdot \tau_m)}} \cdot \frac{\cancel{(1 + p \cdot \tau_m)} \cdot (1 + p \cdot \tau_a)}{K_s} \quad (3.13)$$

$$F_{RI}(p) = \frac{(1 + p \cdot \tau_a)}{p \cdot 2 \cdot \tau_m \cdot K_s}$$

Rovnici upravíme do složkového tvaru:

$$F_{RI}(p) = Ki_{RI} + Kp_{RI} = \frac{1}{p \cdot 2 \cdot \tau_m \cdot K_s} + \frac{\tau_a}{2 \cdot \tau_m \cdot K_s} \quad (3.14)$$

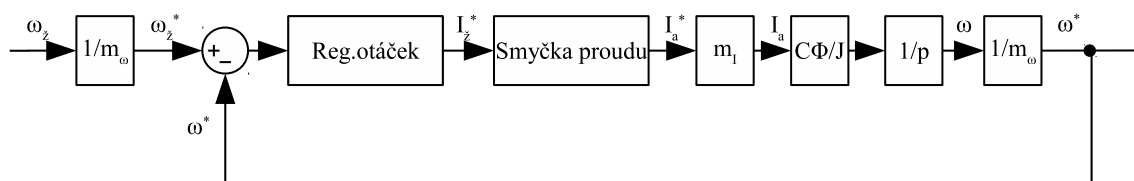
Po dosazení:

$$F_{RI}(p) = \frac{15432}{p} + 8,958 \quad (3.15)$$

Hodnoty složek PI-regulátoru byly doladěny dle zkušeností ($Kp_{RI} = 6$ a $Ki_{RI} = 14000$) a mírně se liší oproti výpočtu. To je pravděpodobně dáno chybou v měření odporu R_a , kdy změřená hodnota odpovídá hodnotě odporu kotvy a napájecích přívodů motoru.

3.4.2 Regulátor otáček

Otáčková smyčka je zobrazena na obrázku 3.5. Skládá se ze samotného regulátoru otáček, náhradního přenosu proudové smyčky $F_{RI}(p)$, momentu setrvačnosti J a konstanty stroje $C\phi$.



Obr. 3.5: Otáčková smyčka

Přenosová funkce otáčkové smyčky bude

$$F_o(p) = F_{RI}(p) \cdot \frac{m_i \cdot c\phi}{p \cdot J \cdot m_\omega} = \frac{1}{1 + p \cdot \tau_{\sigma i}} \cdot \frac{m_i \cdot c\phi}{p \cdot J \cdot m_\omega} \quad (3.16)$$

kde $\tau_{\sigma i}$ je náhradní časová konstanta proudové smyčky pro regulátor otáček. Přibližně lze tuto konstantu odhadnout jako dvojnásobek časové konstanty měniče. Tedy alespoň $\tau_{\sigma i} \approx 2 \cdot \tau_m \approx 2 \cdot 250 \cdot 10^{-6} \approx 500 \mu s$. Pro návrh regulátoru otáček bude použita metoda symetrického optima (SO), protože přenos soustavy má integrační charakter a v případě použití metody optimálního modulu (OM) by regulace na

žádanou hodnotu nebyla přesná. Výsledný regulátor bude typu PI. Přenos regulátoru otáček vyjádříme jako:

$$F_{RW}(p) = F_{SO}(p) \cdot \frac{1}{F_o(p)}$$

$$F_{RW}(p) = \frac{(1 + p \cdot 4 \cdot \tau_\sigma)}{8 \cdot p^2 \cdot \tau_\sigma^2 \cdot (1 + p \cdot \tau_\sigma)} \cdot \frac{(1 + p \cdot \tau_\sigma) \cdot p \cdot J \cdot m_\omega}{m_i \cdot c\phi} \quad (3.17)$$

$$F_{RW}(p) = \frac{(1 + p \cdot 4 \cdot \tau_\sigma) \cdot J \cdot m_\omega}{8 \cdot p \cdot \tau_\sigma^2 \cdot m_i \cdot c\phi}$$

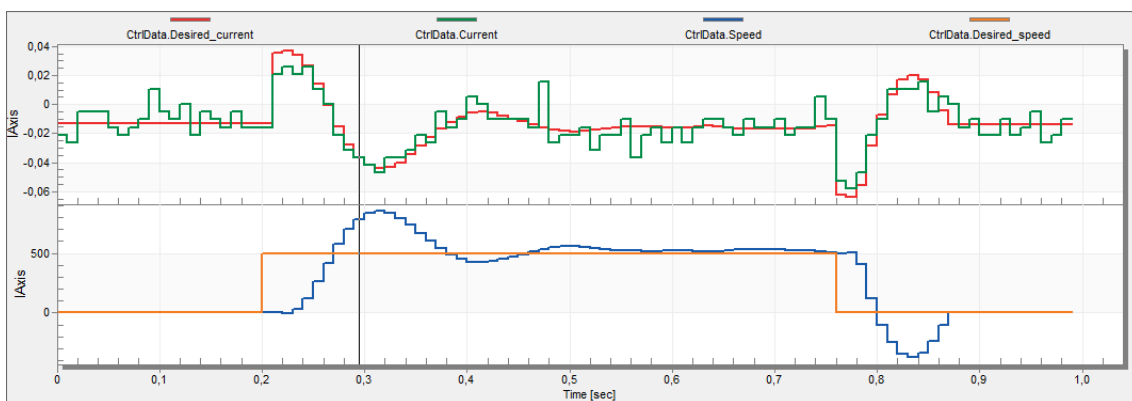
Rovnici opět převedeme do složkového tvaru a upravíme.

$$F_{RW}(p) = Ki_{RW} + Kp_{RW} = \frac{J \cdot m_\omega}{8 \cdot p \cdot \tau_\sigma^2 \cdot m_i \cdot c\phi} + \frac{J \cdot m_\omega}{2 \cdot \tau_\sigma \cdot m_i \cdot c\phi} \quad (3.18)$$

Po dosazení.

$$F_{RW}(p) = \frac{67,806}{p} + 0,271 \quad (3.19)$$

Hodnoty PI-regulátoru byly nastaveny experimentálně. Nepodařilo se alespoň přibližně určit moment setrvačnosti miniaturního DC motoru. Problémem těchto miniaturních motorů je, že elektromechanická časová konstanta je často řádově srovnatelná s elektromagnetickou časovou konstantou.

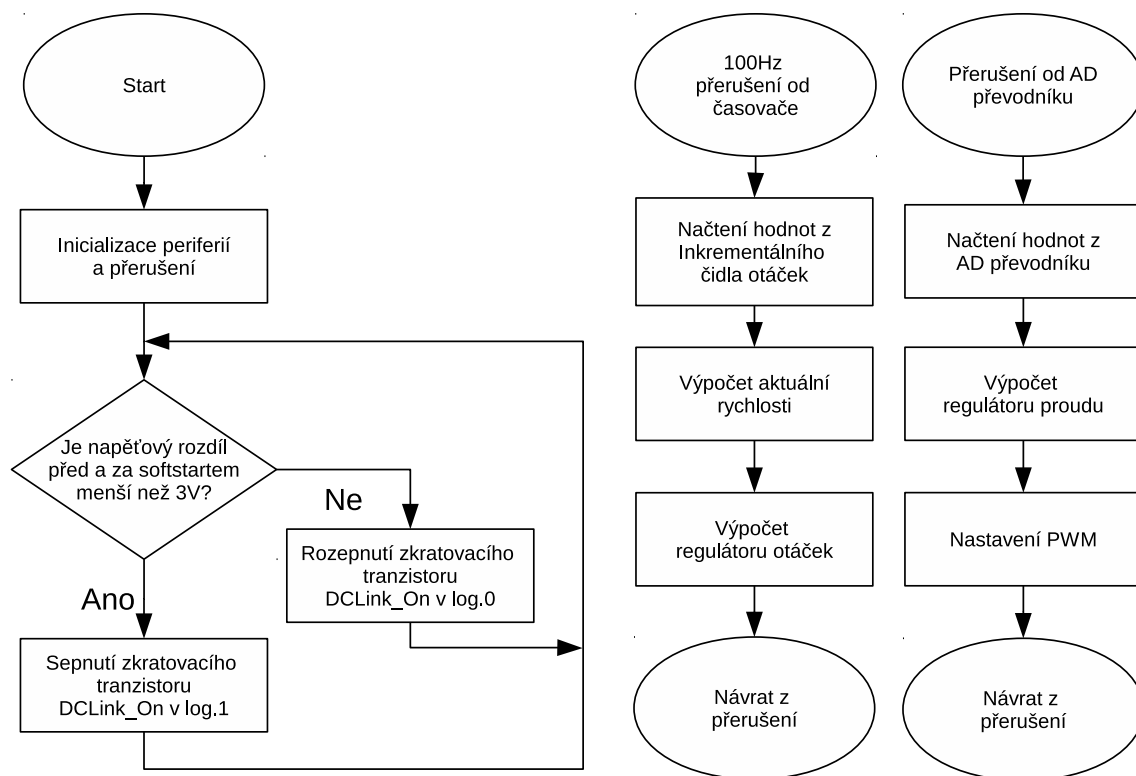


Obr. 3.6: Odezva otáčkového regulátoru

3.5 Popis řídicího algoritmu

Na obrázku 3.7 je naznačena funkce programu pomocí vývojového diagramu. Po zapnutí zařízení je měřeno napětí před a za softstartem. Jakmile jejich rozdíl klesne na hodnotu menší než 3 V, je softwarově sepnut tranzistor Q3 v obvodu softstartu 1.5. Toto probíhá v nekonečné smyčce, dokud nedojde k přerušení od AD převodníku

anebo od 100 Hz softwarového časovače. Během přerušení od časovače jsou načítány hodnoty z inkrementálního čidla otáček, dochází k výpočtu rychlosti a regulátoru otáček. V přerušení od AD převodníku jsou poté načtena data analogových vstupů, dochází k výpočtu regulátoru proudu a nastavení PWM modulátoru.

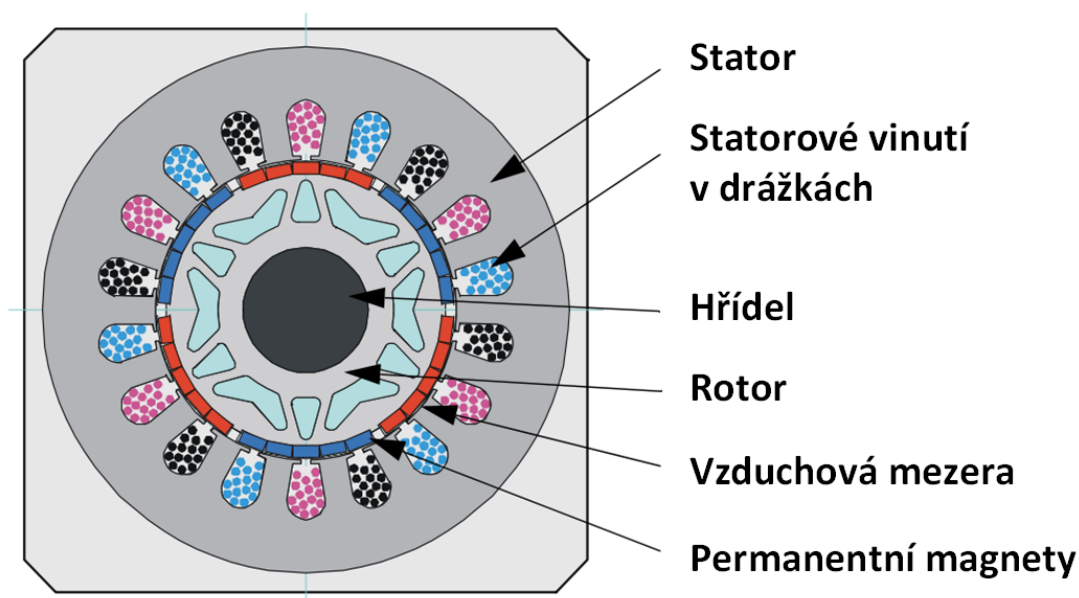


Obr. 3.7: Vývojový diagram programu pro řízení DC motorku

4 ŘÍZENÍ BLDC MOTORU

4.1 BLDC motor

BLDC motory (brushless DC motor), neboli bezkartáčové stejnosměrné motory, jsou v podstatě třífázové synchronní motory s permanentními magnety (PMSM) s rozdílem ve způsobu napájení a konstrukci. Rotorový magnetický tok je generován magnety umístěnými na rotoru. Ke správnému spínání statorových vinutí je potřeba znát natočení rotoru, které je možné zjišťovat pomocí senzoru (Hallovovy sondy, optické enkodéry, resolvery, atd.), nebo bezsenzorově analýzou měřeného indukovaného napětí.



Obr. 4.1: Řez BLDC motoru, převzato a upraveno z [11]

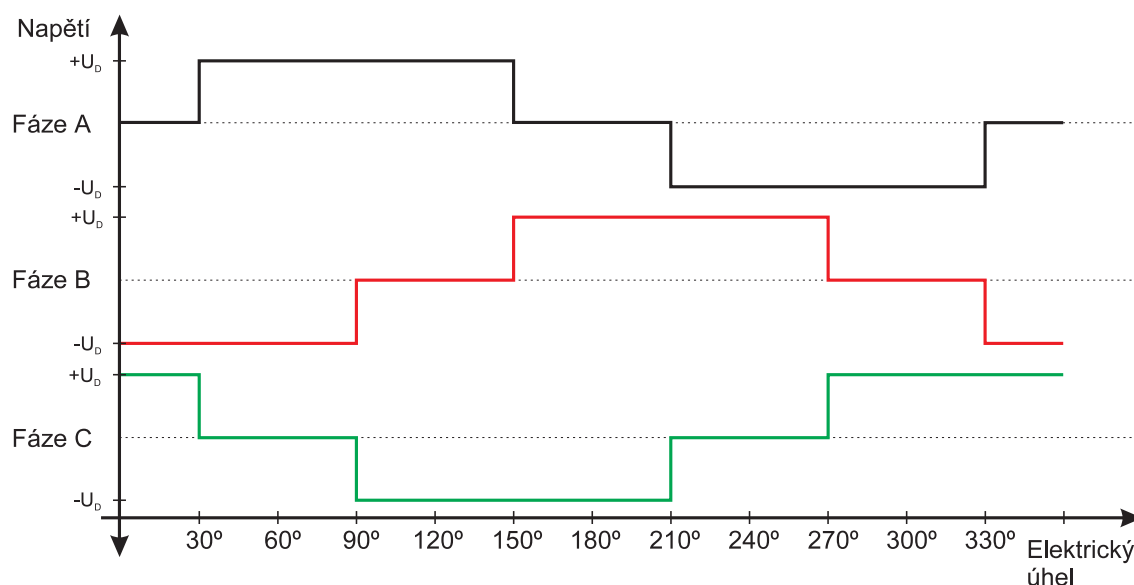
Tento typ motoru se v dnešní době používá v aplikacích, kde je požadována vysoká účinnost, spolehlivost a nízká cena, například ve většině bílého zboží (ledničky, pračky, myčky, atd.), ventilátorech nebo čerpadlech.

Testovací Maxon 136222 je dvupólový BLDC motor s průměrem statoru 40 mm, osovou délkou 70 mm a Hallovými senzory umístěnými po 120° elektrických.

4.2 Princip spínání fází BLDC motoru

Jeden z řídicích algoritmů pro BLDC motor se nazývá six-step komutace. Jeho principem je napájení právě dvou fází motoru, k čemuž je nutné znát polohu rotoru (dostačující je s přesností $\pm 30^\circ$ elektrických) a požadovaný směr otáčení. Z ná-

zvu vyplývá, že k jedné elektrické otáčce je potřeba šest sepnutí tranzistorů a vektor magnetického pole se mění každých 60° elektrických. BLDC motor by měl mít trapézový průběh indukovaného napětí, proto při napájení metodou six-step není výrazné zvlnění momentu. V případě motoru s průběhem indukovaného napětí podobnému sinusovce, má six-step komutace větší zvlnění momentu a je lepší použít sinusovou PWM.



Obr. 4.2: Průběh jednotlivých napětí při six-step komutaci, převzato a upraveno z [11]

4.3 Způsoby spínání střídače

Při six-step komutaci, kdy jedna fáze motoru zůstává odpojena, zbylé dvě větve tvoří čtyř-kvadrantový pulsní měnič. Tranzistory je možné spínat dvěma způsoby, a to komplementárně a nezávisle.

4.3.1 Nezávislé spínání

Principem nezávislého spínání je trvalé sepnutí jednoho tranzistoru v jedné větvi a řízení druhého tranzistoru ve druhé větvi PWM signálem tak, aby bylo dosaženo požadované střídavy. Nevýhodou tohoto řízení je možnost pohonu pracovat pouze ve dvou kvadrantech. Znázorněno na obrázku 4.5 b).

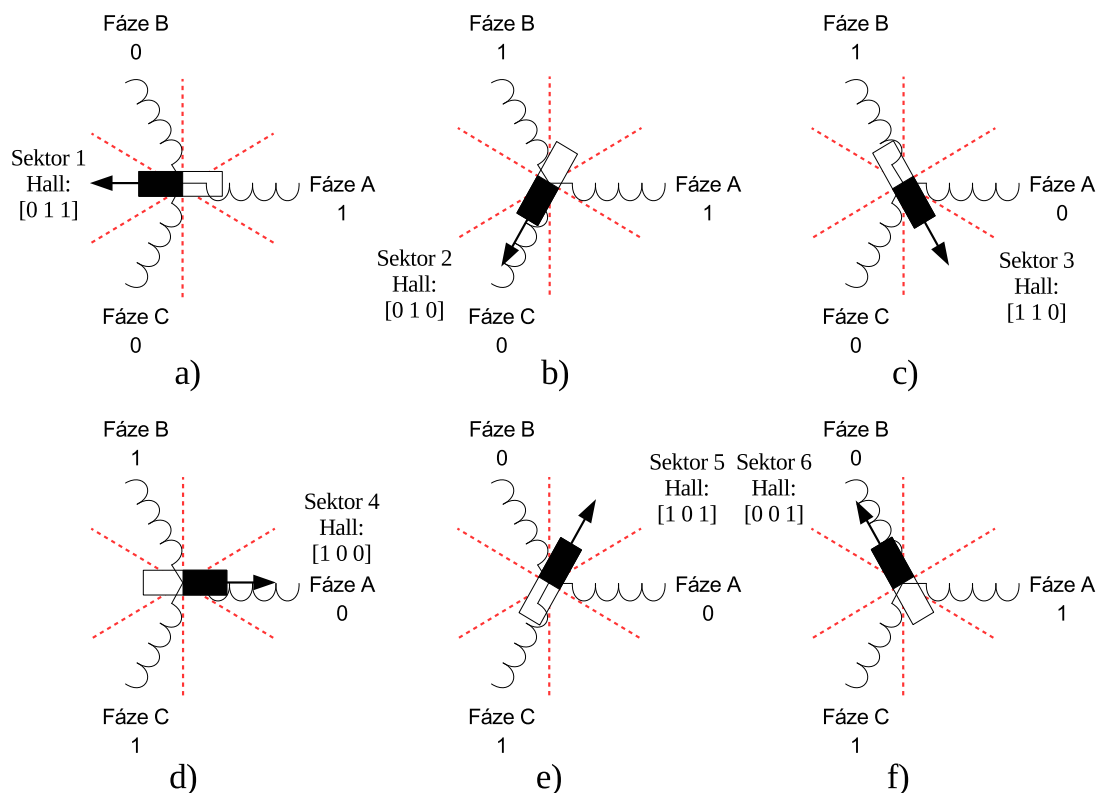
4.3.2 Komplementární spínání

V komplementárním režimu jsou oba tranzistory v dané větvi střídavě spínány. Aby nedošlo k současnému sepnutí obou tranzistorů ve větvi, vyzkratování zdroje a zničení měniče, je nutné zavést dead-time, tedy časovou prodlevu mezi rozepnutím horního tranzistoru a sepnutím dolního tranzistoru a naopak. Znázorněno na obrázku 4.5 a).

4.4 Vytvoření komutační tabulky

K motoru se v tomto případě přistupovalo jako k neznámému, bez jakékoliv dokumentace. V tomto případě je nutné zjistit polohu hallových sond a sled signálů z nich.

Hallové sondy snímající v motoru aktuální natočení rotoru bývají umístěny na statoru s krokem 60° nebo 120° elektrických (v některých případech jsou umístěny na zadní straně motoru a na hřídeli mají vlastní magnety určeny čistě k určování polohy). To vede k různému signálu z hallových sond. Pro vytvoření komutační tabulky fáze spínáme v komplementárním režimu a polaritu napětí volíme podle tabulky na obrázku 4.1. Kde jednička reprezentuje zlomek kladného nominálního napětí (není vhodné používat plné nominální napětí motoru kvůli možnosti poškození velkým proudem, zde byla použita desetina) a nula trvalé sepnutí dolního tranzistoru.



Obr. 4.3: Komutační sektory

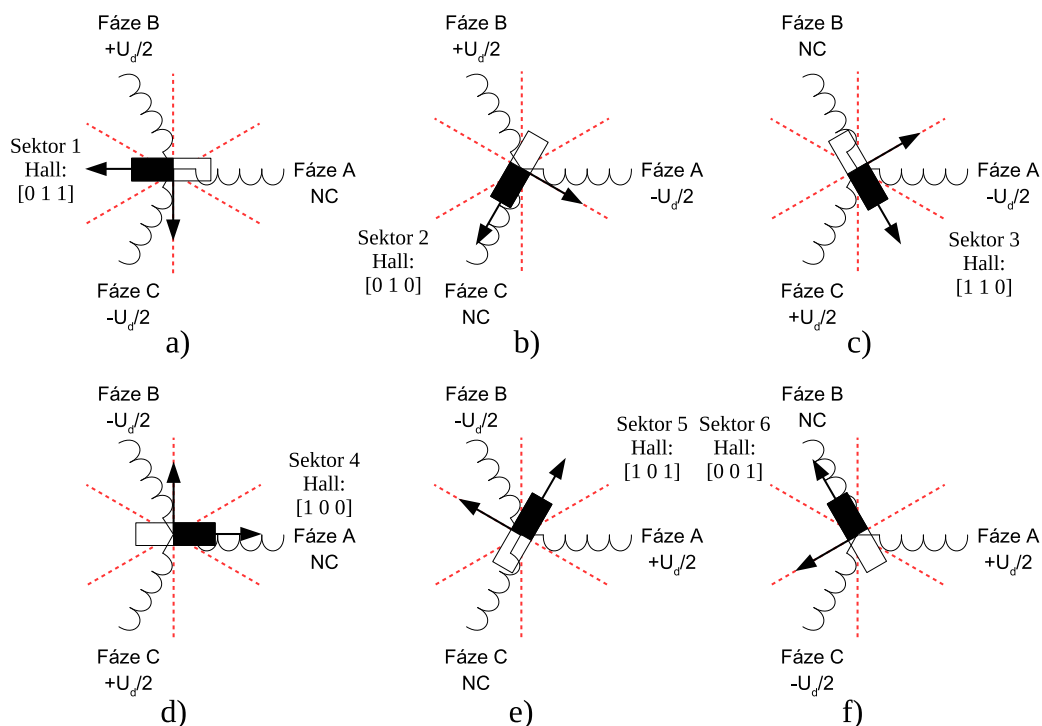
Motor se po tomto nastavení natočí do určité polohy a z hallových sond je načten jejich signál. Toto opakujeme pro zbylých 5 kombinací. Výsledkem je tabulka sledu signálů z hallových sond viz 4.1.

Sektor	Fáze motoru			Hallové sondy		
	A	B	C	0	1	2
1	1	0	0	0	1	1
2	1	1	0	0	1	0
3	0	1	0	1	1	0
4	0	1	1	1	0	0
5	0	0	1	1	0	1
6	1	0	1	0	0	1

Tab. 4.1: Změřený sled signálů z hallových sond

Sled spínání jednotlivých fází motoru, aby došlo k otáčení ve směru hodinových ručiček, je znázorněn v tabulce na obrázku 4.2. Pro změnu smyslu otáčení motoru

stačí zaměnit polaritu na jednotlivých fázích, tedy provést bitovou negaci signálů z hallových sond.



Obr. 4.4: Sled komutačních vektorů pro otáčení ve směru hodinových ručiček

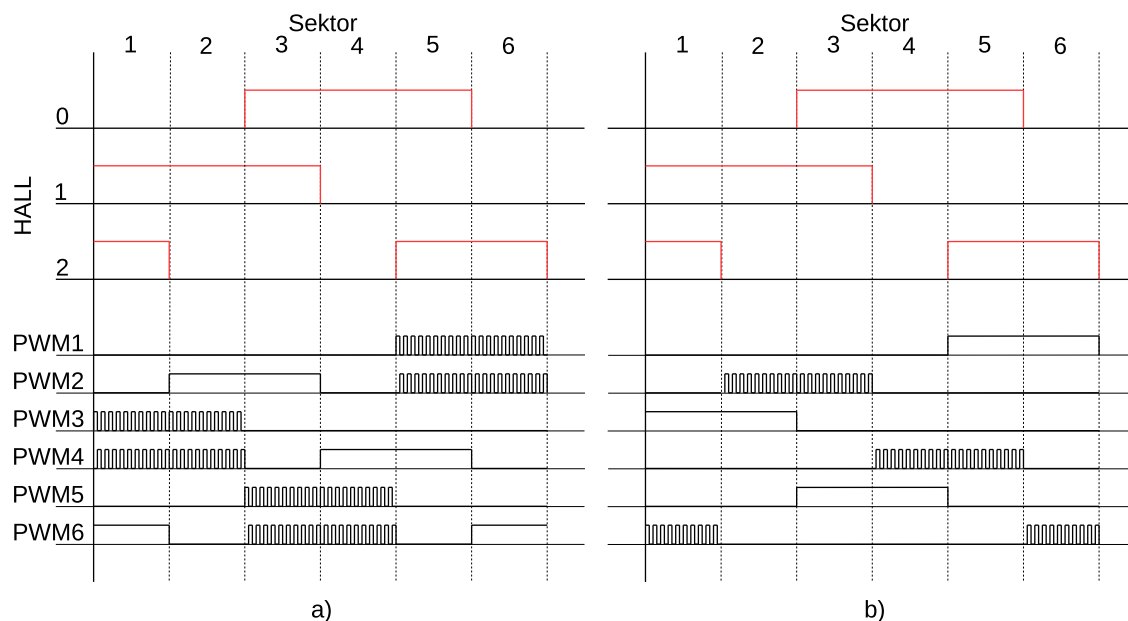
Sektor	Hallový sondy			Spínání fází motoru		
-	0	1	2	A	B	C
1	0	1	1	NC	$\frac{+U_d}{2}$	$\frac{-U_d}{2}$
2	0	1	0	$\frac{-U_d}{2}$	$\frac{+U_d}{2}$	NC
3	1	1	0	$\frac{-U_d}{2}$	NC	$\frac{+U_d}{2}$
4	1	0	0	NC	$\frac{-U_d}{2}$	$\frac{+U_d}{2}$
5	1	0	1	$\frac{+U_d}{2}$	$\frac{-U_d}{2}$	NC
6	0	0	1	$\frac{+U_d}{2}$	NC	$\frac{-U_d}{2}$

Tab. 4.2: Spínání jednotlivých fází podle konfigurace hallových sond

4.5 Generování PWM signálu

Na obrázku 4.5 jsou naznačeny dva principy generování PWM signálů při daném stavu Hallových sond. Signály PWM 1,3 a 5 odpovídají signálům PWM pro spínání

horních tranzistorů střídače, zato signály PWM 2, 4 a 6 odpovídají signálům pro spínání dolních tranzistorů.



Obr. 4.5: Princip generování PWM signálu pro a) komplementární spínání b) nezávislé spínání, na základě stavu hallových sond

V případě nezávislého spínání 4.5 b) jsou horní tranzistory vždy sepnuty trvale a dolní tranzistory jsou spínány generovaným PWM signálem. Jak již bylo řečeno v teoretické části v kapitole 4.3.1, v tomto režimu funguje pohon pouze ve dvou kvadrantech, čímž není umožněna rekuperace.

Vhodnějším řešením je použití komplementárního režimu, kdy jsou tranzistory spínány jako na obrázku 4.5 a). Jelikož v tomto režimu je možné pohon provozovat ve všech čtyřech kvadrantech.

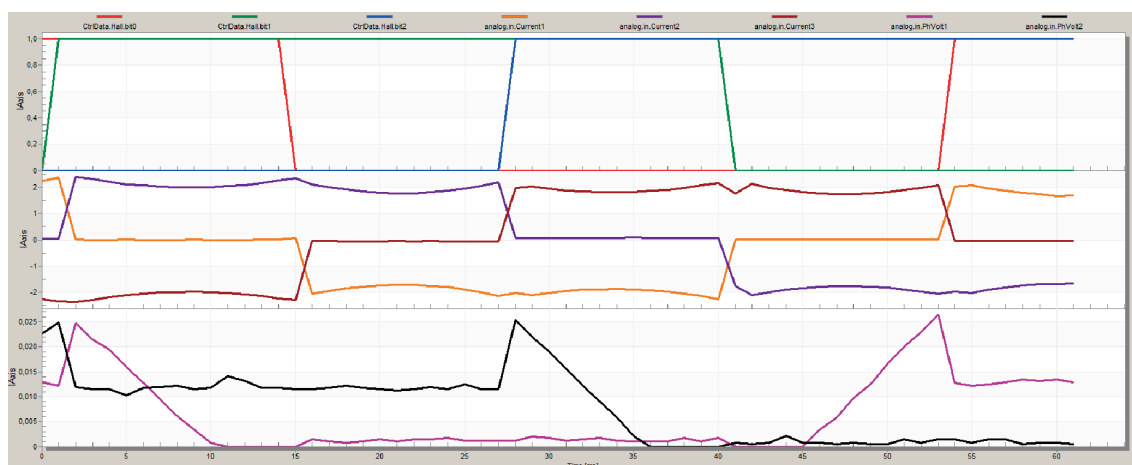
Maskování je využito pro zajištění nutnosti komutování jedné fáze, aniž by bylo potřeba přerušit generování PWM signálu. Force out logika zase zajistí trvalé sepnutí popřípadě rozepnutí potřebných dolních tranzistorů. Pro toto řešení byla sestavena tabulka (na obrázku 4.3), jak mají být nastaveny registry maskování a force out logiky pro jednotlivé kroky otáčení.

Sektor	Hallové sondy			Spínání fází motoru			MASK	DTSRCSEL
-	0	1	2	A	B	C	-	-
1	0	1	1	NC	$\frac{+U_d}{2}$	$\frac{-U_d}{2}$	0x0110	0x0800
2	0	1	0	$\frac{-U_d}{2}$	$\frac{+U_d}{2}$	NC	0x0440	0x0008
3	1	1	0	$\frac{-U_d}{2}$	NC	$\frac{+U_d}{2}$	0x0220	0x0008
4	1	0	0	NC	$\frac{-U_d}{2}$	$\frac{+U_d}{2}$	0x0110	0x0080
5	1	0	1	$\frac{+U_d}{2}$	$\frac{-U_d}{2}$	NC	0x0440	0x0080
6	0	0	1	$\frac{+U_d}{2}$	NC	$\frac{-U_d}{2}$	0x0220	0x0800

Tab. 4.3: Vygenerovaná komutační tabulka, hodnoty pro maskovací a force out logiku

4.6 Změřené průběhy

Pomocí softwaru FreeMaster byly změřeny průběhy signálů z hallových sond, proudu a napětí na jednotlivých fázích motoru, které jsou znázorněny na obrázku 4.6.

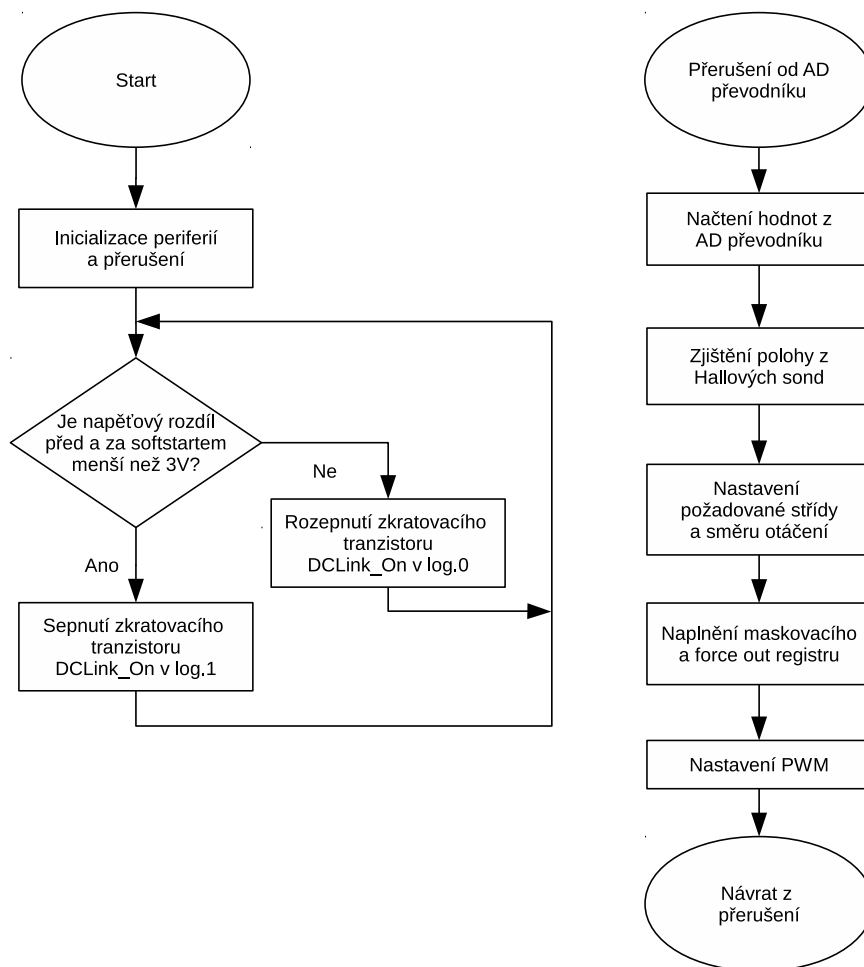


Obr. 4.6: Změřené průběhy signálů z hallových sond, proudu a napětí na jednotlivých fázích motoru

4.7 Popis řídicího algoritmu

Na obrázku 4.7 je naznačena funkce programu pomocí vývojového diagramu. Po zapnutí zařízení je měřeno napětí před a za softstartem. Jakmile jejich rozdíl klesne na hodnotu menší než 3 V, je softwarově sepnut tranzistor Q3 v obvodu softstartu 1.5. Toto probíhá v nekonečné smyčce, dokud nedojde k přerušení od AD převodníku. Následně jsou načtena data z analogových vstupů a hallových sond. Podle zvoleného

směru otáčení se rozhodne, zda se má signál z hallových sond bitově znegovat či nikoliv. Podle takto načtených dat se vyberou hodnoty pro maskovací a force out registr a dojde ke generování výstupního PWM signálu.



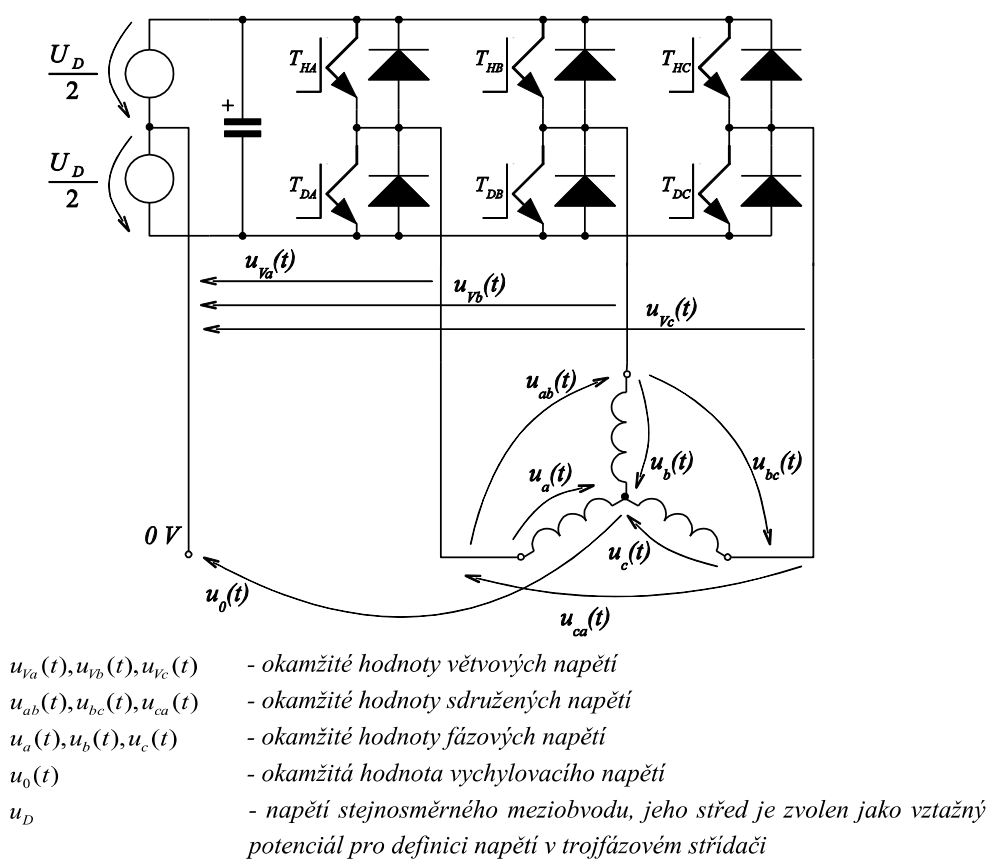
Obr. 4.7: Vývojový diagram programu pro řízení BLDC motoru

5 ŘÍZENÍ ASYNCHRONNÍHO MOTORU

Asynchronní motor patří mezi nejpoužívanější typ elektrického motoru díky své jednoduchosti, spolehlivosti, příznivé ceně a nízkým nárokům na údržbu. Nejčastěji se uplatňují jako pohony čerpadel, kompresorů, výtahů, ventilátorů a dopravních pásů.

5.1 Střídač

Pro pochopení principu třífázové pulsně šířkové modulace a algoritmu modulace prostorového vektoru napětí je nutné si zadefinovat jednotlivá napětí v třífázovém střídači a vztahy mezi nimi.



Obr. 5.1: Napětí v třífázovém střídači, převzato z [3]

Okamžité hodnoty větvových napětí si lze odvodit z 2. Kirchhofova zákona jako součet okamžité hodnoty fázového a vychylovacího napětí.

$$\begin{aligned} u_{Va}(t) &= u_a(t) + u_0(t) \\ u_{Vb}(t) &= u_b(t) + u_0(t) \\ u_{Vc}(t) &= u_c(t) + u_0(t) \end{aligned} \quad (5.1)$$

Okamžité hodnoty sdruženého napětí poté vycházejí z výše odvozených větvových napětí.

$$\begin{aligned} u_{ab}(t) &= u_{Va}(t) - u_{Vb}(t) \\ u_{ac}(t) &= u_{Va}(t) - u_{Vc}(t) \\ u_{bc}(t) &= u_{Vb}(t) - u_{Vc}(t) \end{aligned} \quad (5.2)$$

A jejich součet je vždy roven nule. Kdežto vychylovací napětí $u_0(t) \neq 0$. Pro fázová napětí platí

$$\begin{aligned} u_a(t) &= \frac{1}{3} \cdot [2 \cdot u_{Va}(t) - u_{Vb}(t) - u_{Vc}(t) + \sum u_i(t)] \\ u_b(t) &= \frac{1}{3} \cdot [-u_{Va}(t) + 2 \cdot u_{Vb}(t) - u_{Vc}(t) + \sum u_i(t)] \\ u_c(t) &= \frac{1}{3} \cdot [-u_{Va}(t) - u_{Vb}(t) + 2 \cdot u_{Vc}(t) + \sum u_i(t)] \end{aligned} \quad (5.3)$$

jedná-li se o symetrickou lineární zátěž (R, L, U_i) [4]. Pro vychylovací napětí platí

$$u_0(t) = \frac{1}{3} \cdot [u_{Va}(t) + u_{Vb}(t) + u_{Vc}(t) + \sum u_i(t)] \quad (5.4)$$

součet okamžitých hodnot indukovaných napětí zátěže $\sum u_i(t) = 0$, pokud indukovaná napětí ve fázích stroje mají ve vzduchové mezeře harmonické rozložení indukce. Součet řádků z rovnice 5.3 je roven nule, tedy

$$u_a(t) + u_b(t) + u_c(t) = 0 \quad (5.5)$$

5.2 Třífázová PWM

Podobně jako v kapitole 4 je použit komplementární režim spínání horního a dolního tranzistoru ve větvi. Pro celý střídač si poté zavedeme spínací vektor $[a, b, c]^T$ [3]. Pro sdružená napětí si zadefinujeme níže uvedený vztah vycházející z 5.2.

$$\begin{bmatrix} u_{ab} \\ u_{bc} \\ u_{ca} \end{bmatrix} = u_D \begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \\ -1 & 0 & 1 \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix}$$

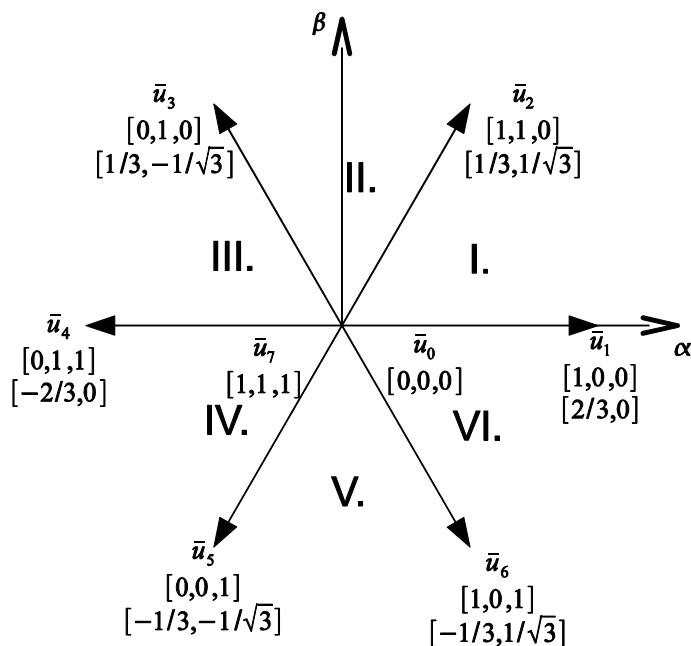
a pro fázová napětí vycházejí z 5.3.

$$\begin{bmatrix} u_a \\ u_b \\ u_c \end{bmatrix} = \frac{u_D}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix}$$

Z těchto rovnic plyne, že se střídač může nacházet v osmi stavech, které reprezentují osm diskretních prostorových vektorů napětí ve stacionárním souřadném systému $\alpha\beta$, viz. 5.2. V tabulce 5.1 jsou uvedeny tyto jednotlivé stavy spolu s jejich výslednými fázovými, sdruženými napětími a složkami prostorového napětí. Dva stavy (vektory) z osmi, konkrétně \bar{u}_0 a \bar{u}_7 jsou tzv. nulové stavy (vektory) napětí, při nichž jsou sepnuté všechny horní nebo dolní tranzistory. Zbýlých šest reprezentuje aktivní stav a jsou v komplexní rovině $\alpha\beta$ pootočený o $\frac{\pi}{3}$.

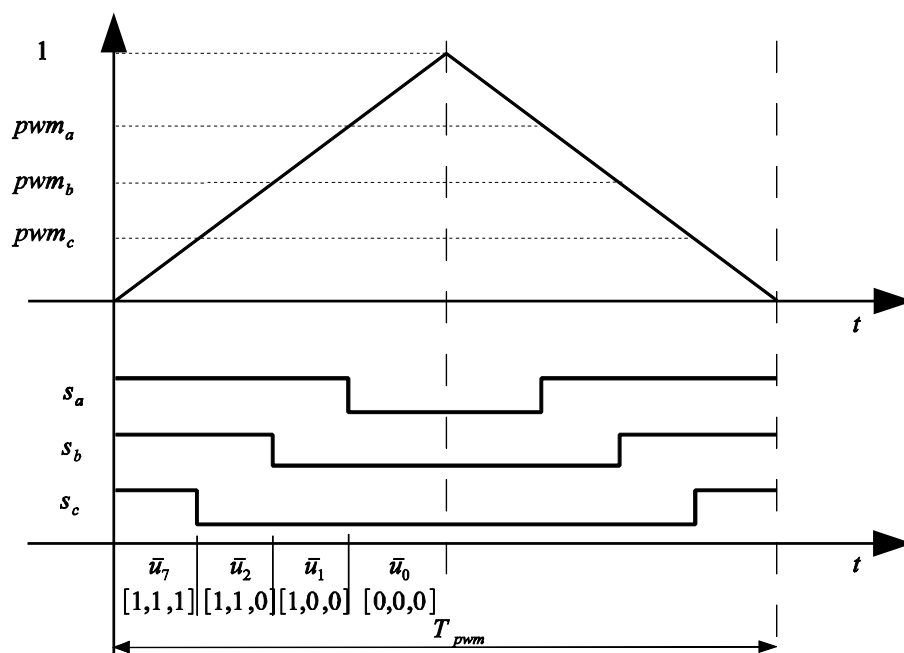
[a,b,c]	u_a	u_b	u_c	u_{ab}	u_{bc}	u_{ca}	u_α	u_β	vektor
0,0,0	0	0	0	0	0	0	0	0	\bar{u}_0
1,0,0	$\frac{2}{3}u_D$	$-\frac{1}{3}u_D$	$-\frac{1}{3}u_D$	u_D	0	$-u_D$	$\frac{2}{3}u_D$	0	\bar{u}_1
1,1,0	$\frac{1}{3}u_D$	$\frac{1}{3}u_D$	$-\frac{2}{3}u_D$	0	u_D	$-u_D$	$\frac{1}{3}u_D$	$\frac{1}{\sqrt{3}}u_D$	\bar{u}_2
0,1,0	$-\frac{1}{3}u_D$	$\frac{2}{3}u_D$	$-\frac{1}{3}u_D$	$-u_D$	u_D	0	$-\frac{1}{3}u_D$	$\frac{1}{\sqrt{3}}u_D$	\bar{u}_3
0,1,1	$-\frac{2}{3}u_D$	$\frac{1}{3}u_D$	$\frac{1}{3}u_D$	$-u_D$	0	u_D	$-\frac{2}{3}u_D$	0	\bar{u}_4
0,0,1	$-\frac{1}{3}u_D$	$-\frac{1}{3}u_D$	$\frac{2}{3}u_D$	0	$-u_D$	u_D	$-\frac{1}{3}u_D$	$-\frac{1}{\sqrt{3}}u_D$	\bar{u}_5
1,0,1	$\frac{1}{3}u_D$	$-\frac{2}{3}u_D$	$\frac{1}{3}u_D$	u_D	$-u_D$	0	$\frac{1}{3}u_D$	$-\frac{1}{\sqrt{3}}u_D$	\bar{u}_6
1,1,1	0	0	0	0	0	0	0	0	\bar{u}_7

Tab. 5.1: Fázová napětí, sdružená napětí a napětí ve stacionárních souřadnicích pro jednotlivé stavy sepnutí střídače, převzato a upraveno z [3]



Obr. 5.2: Grafické znázornění jednotlivých stavů sepnutí trojfázového střídače v komplexní rovině $\alpha\beta$, převzato a upraveno z [3]

Porovnáním hodnoty vratného čítače s prahovými úrovněmi pwm_a , pwm_b a pwm_c se generuje symetrická pulsní šířková modulace podle obrázku 5.3. Větev se nachází ve stavu 1, jestliže je hodnota čítače menší než jeho prahová hodnota, v opačném případě je ve stavu 0.



Obr. 5.3: Generování pulsní šířkové modulace v sektoru I, převzato a upraveno z [3]

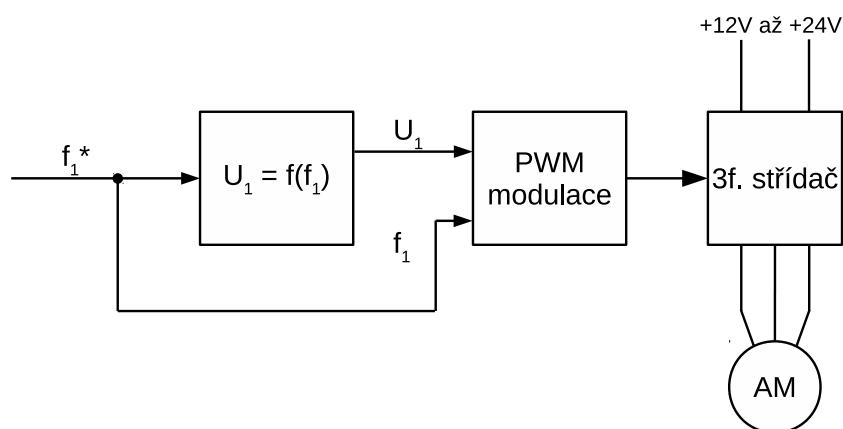
5.3 Modulace prostorového vektoru napětí

Algoritmus modulace prostorového vektoru napětí spíná jednotlivé stavy střídače po určitou dobu tak, aby se na motoru objevil správný vektor napětí během modulační periody. Sepnutím dvou sousedních vektorů dosáhneme libovolného prostorového vektoru, podrobněji bylo vysvětleno v kapitole 5.2. Výhodou použití tohoto algoritmu je dosažení maximálního modulačního činitele, což je dáno možností dosáhnout velikosti napětí na výstupu střídače, které je rovno napětí meziobvodu, snížení přepínacích ztrát a podílu vyšších harmonických.[12]

Pro získání vektoru napětí je možné použít knihovnu MCLIB, která obsahuje jak standardní SVM modulaci, tak i další modifikované verze. Například spínající i nulové vektory, což snižuje přepínací ztráty střídače. Detaily je možné nalézt v manuálu knihovny [15].

5.4 Řízení U/f v otevřené smyčce

Řízení U/f vychází z podmínky dodržení konstantního statorového toku, je tedy nutné dodržovat konstantní poměr mezi statorovým napětím a statorovým kmitočtem. Při dodržení těchto podmínek je možné rovněž udržovat konstantní proud a tedy i moment motoru. Jmenovitému napětí většinou odpovídá jmenovitá frekvence, motor se tedy točí jmenovitými otáčkami s jmenovitým momentem. Při zvyšování statorové frekvence nad jmenovitou hodnotu se motor začne odbuzovat, zvyšují se otáčky, ale moment zůstává konstantní. Řízení U/f se používá v uzavřené nebo otevřené regulační smyčce. V druhém případě není použita otáčková zpětná vazba a motoru se při změně zatížení změní skluz a otáčky. Z tohoto důvodu se příliš nehodí pro aplikace s požadavkem na přesnou regulaci otáček.



Obr. 5.4: Blokové schéma U/f řízení v otevřené smyčce

5.5 Realizace

5.5.1 Motor

Pro potřeby realizace řízení byl použit stejný typ asynchronního motoru jako na laboratorním standu pro výuku elektrických pohonů [7]. Jedná se o čtyřpólový asynchronní motor Siemens 1LA7063 - 4AA10, který byl upraven (převinut) pro použití při napájení 24V namísto 230V při zachování stejného výkonu a jmenovitého momentu.

Počet pólů 2p	[-]	4
Jmenovitý výkon P_n	[W]	180
Jmenovité napětí U_n	[V]	23,4
Jmenovité otáčky n_n	[min-1]	1350
Účinnost η	[%]	60
Účinník $\cos\varphi$	[-]	0,77
Jmenovitý proud I_n	[A]	9,37
Jmenovitý moment M_n	[Nm]	1,3

Tab. 5.2: Parametry použitého asynchronního motoru, převzato z [7]

5.5.2 Software

Jak již bylo vysvětleno v kapitole 5.4, pro dosažení maximálního momentu je potřeba zachovat poměr mezi statorovou frekvencí a napětím. Jelikož statorová frekvence definuje rychlost otáčení, je nutné zjistit velikost statorového napětí, která odpovídá požadované frekvenci. Nejprve je nutné si vypočítat směrnici lineární části U/f křivky pro použití ve frakční aritmetice podle vzorce

$$k = k_{gain} \cdot 2^{shift} \quad (5.6)$$

kde mantisa k_{gain} nabývá hodnot $\langle -1, 1 \rangle$. Výpočet této směrnice je uveden v ukázce kódu 5.1.

```

/*
Funkce pro vypočet Gain a Shift ve frakcni aritmetice
z puvodního Float zesileni
*/
int GainShiftCalc(float fl_gain, t_Uf_GainShift * GainShift)
{
    int tmp_shift = 0;
    if (fl_gain < 0) return(-1); // zaporne zesileni neni dovoleno
    while(fl_gain >= 1.0)

```

```

{
    fl_gain /= 2;
    tmp_shift++;
}
GainShift->Gain = FRAC16(fl_gain);
GainShift->Shift = tmp_shift;
return 0;
}

```

Výpis 5.1: Výpočet směrnice pro použití ve frakční aritmetice

V ukázce kódu 5.2 je ukázán výpočet q složky napětí. K výsledku dojdeme vynásobením žádané statorové frekvence s mantisou směrnice k_{gain} , poté je výsledek posunut o hodnotu exponentu shift a na závěr je zaokrouhлено na 16-bitové číslo.

```

/*
Funkce pro vypocet zesileni
*/
Frac16 GainShift(Frac16 f16_in, t_Uf_GainShift * p_gs)
{ //          X0          R2
    register Frac16 result;
    turn_on_sat();
    result = ( extract_h( L_shlfts( L_mult(f16_in , p_gs->Gain),
        p_gs->Shift) ) );
    turn_off_sat();
    return result;
}

```

 Výpis 5.2: Výpočet q složky napětí

Se znalostí parametrů motoru by bylo možné použít vztah 5.7 podle [3] a vypočítat si absolutní hodnotu vektoru statorového napětí se zanedbáním mechanické zátěže.

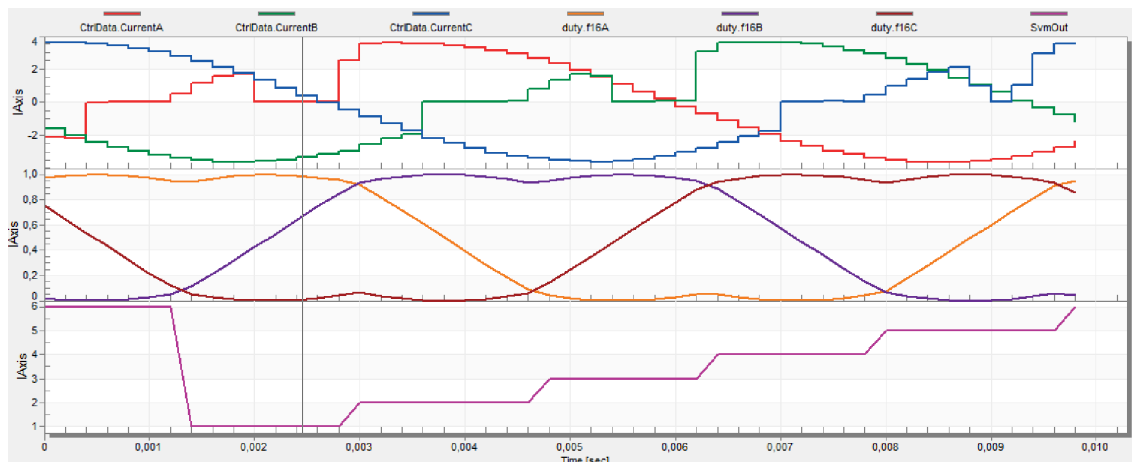
$$|\bar{u}_{s,dq}| = \frac{1}{\tau_s} \cdot \frac{L_s}{M_h} \cdot \Psi_{RN} \cdot \sqrt{(1 + \tau_s \cdot \omega_s)^2} \quad (5.7)$$

kde ω_s je statorová (napájecí) úhlová frekvence, τ_s časová konstanta motoru, Ψ_{RN} spřažený rotorový tok, M_h vzájemná indukčnost a L_s indukčnost statoru

5.6 Měření proudu při velké střídě

Při požadavku na velkou střidu dochází k nepřesnému měření proudu procházející bočníkem, který je zapojený v emitoru dolního tranzistoru. Tato nepřesnost je způ-

sobena velmi krátkou dobou sepnutí spodního tranzistoru ve větvi. Chybu měření je možné vidět na obrázku 5.5.



Obr. 5.5: Chybně změřené průběhy proudů, stříd a svm sektoru

Řešením je proud v těchto okamžicích neměřit, nýbrž jej dopočítávat. Pro určení proudu, který se má v dané chvíli dopočíst, je vhodné využít návratovou celočíselnou hodnotu funkce `MCLIB_SvmStd`, která reprezentuje číslo sektoru, ve které se nachází vektor statorového napětí. Ukázka algoritmu je uvedena níže 5.3.

```

/* Uložení sektoru do promenne */
SvmOut = MCLIB_SvmStd(&Uab, &duty);
switch(SvmOut)
{
    case 1:
        CtrlData.CurrentA = -CtrlData.CurrentC - CtrlData.CurrentB;
        break;
    case 2:
        CtrlData.CurrentB = -CtrlData.CurrentC - CtrlData.CurrentA;
        break;
    case 3:
        CtrlData.CurrentB = -CtrlData.CurrentC - CtrlData.CurrentA;
        break;
    case 4:
        CtrlData.CurrentC = -CtrlData.CurrentB - CtrlData.CurrentA;
        break;
    case 5:
        CtrlData.CurrentC = -CtrlData.CurrentB - CtrlData.CurrentA;
        break;
    case 6:
        CtrlData.CurrentA = -CtrlData.CurrentC - CtrlData.CurrentB;
        break;
    default:

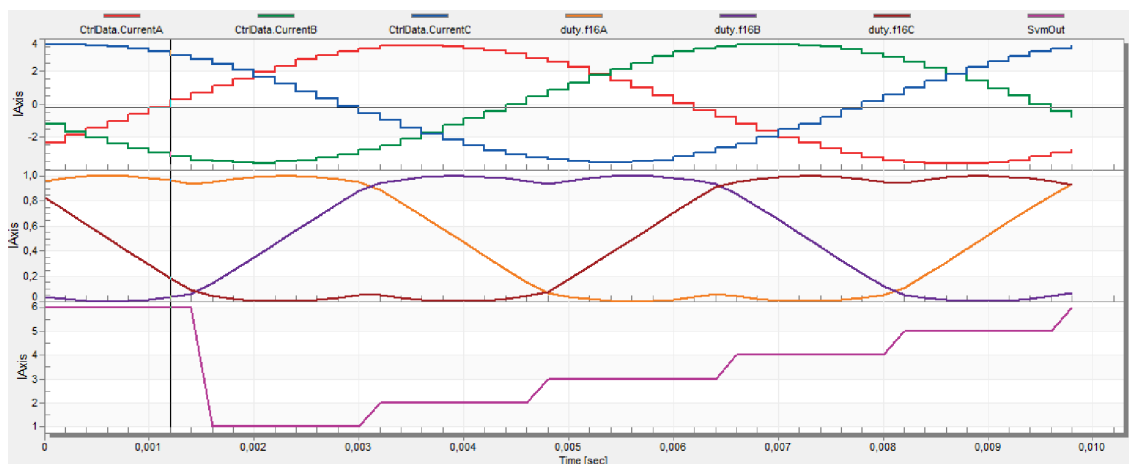
```

```

    break;
}
    
```

Výpis 5.3: Algoritmus dopočtu proudu při velké střídě

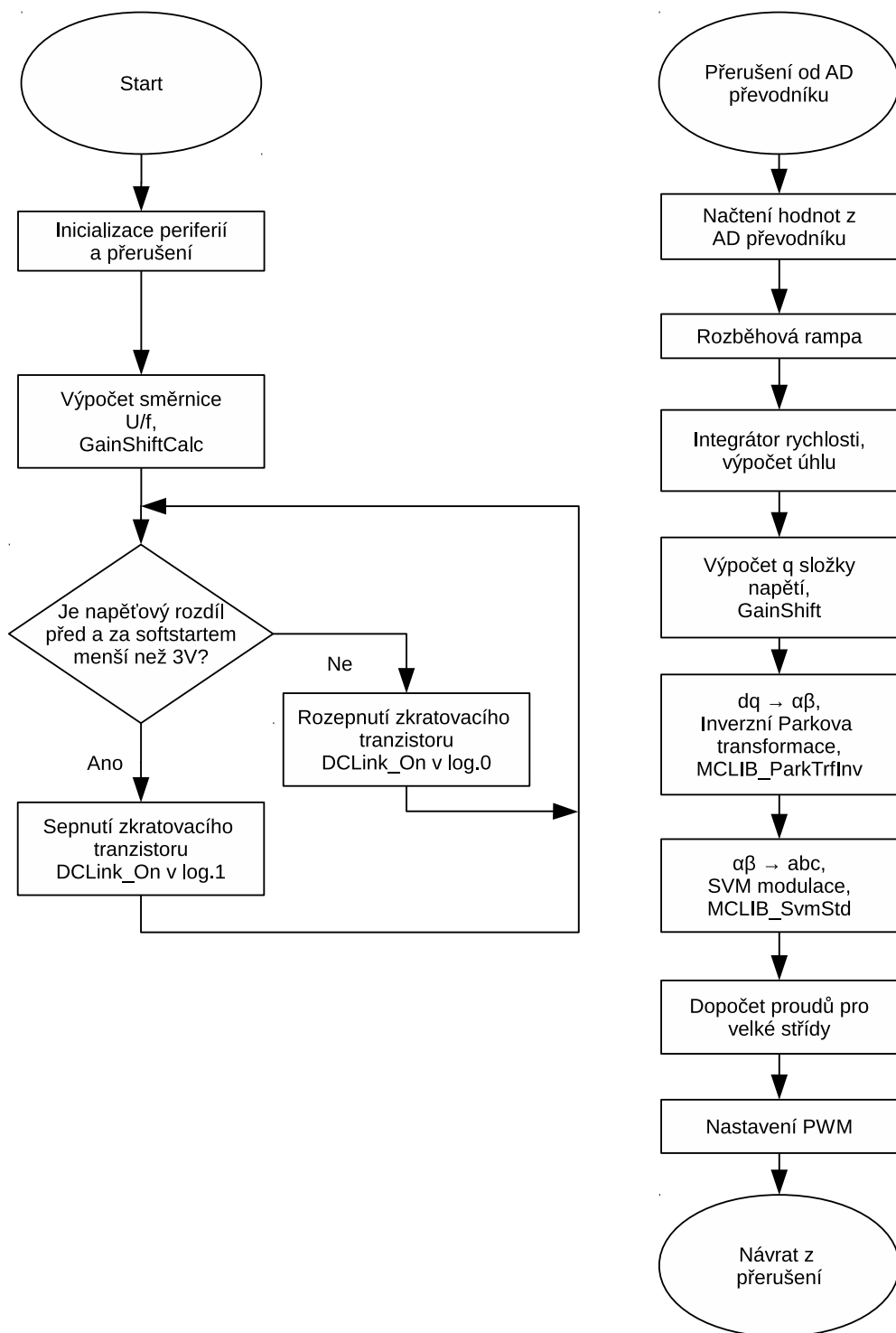
Na průběhu 5.6 je již vidět výsledek aplikace algoritmu dopočítávání proudu při velké střídě.



Obr. 5.6: Správně změřené průběhy proudů, stříd a svm sektoru

5.7 Popis řídicího algoritmu

Na obrázku 5.7 je naznačena funkce programu pomocí vývojového diagramu. Po zapnutí zařízení je vypočítána směrnice lineární části U/f křivky a následně je měřeno napětí před a za softstartem. Jakmile jejich rozdíl klesne na hodnotu menší než 3 V, je softwarově sepnut tranzistor Q3 v obvodu softstartu 1.5. Toto probíhá v nekonečné smyčce, dokud nedojde k přerušení od AD převodníku. Během tohoto přerušení jsou načtena data analogových vstupů. K eliminaci mechanických rázů byla použita rozběhová rampa. Dále dochází k výpočtu stříd pro PWM moduly pomocí standardní SVM modulace.



Obr. 5.7: Vývojový diagram programu pro řízení asynchronního motoru

6 ZÁVĚR

Cílem této diplomové práce bylo seznámení se s již hotovým návrhem výkonové části a celkovou koncepcí μ Standu. Osadit, oživit a otestovat deset vyrobených μ Standů, navrhnout možné scénáře použití μ Standu a zrealizovat je. Volba padla na realizaci řízení třech různých motorků na malé napětí a to stejnosměrného, BLDC a asynchronního. Jelikož se jedná o přípravek do výuky předmětu Mikropočítačové řízení elektrických pohonů a Mikroprocesorová technika, je tato práce koncipována částečně jako návod s popisem jednotlivých částí μ Standu, nejčastěji používaných periférií kontroléru a samotných principů řízení jednotlivých motorů spolu s ukázkami kódů.

Pro první scénář je použit miniaturní stejnosměrný motor osazený inkrementálním optickým čidlem. V tomto scénáři byla stručně popsána funkce tohoto čidla a zpracování informací z něj pro návrh regulátoru otáček s podřízenou proudovou smyčkou. Dále byl popsán samotný návrh regulátoru spolu s výpočtem jeho parametrů.

Druhým scénářem je řízení BLDC motoru pomocí six-step komutace. Ke zjišťování polohy rotoru byly použity hallové senzory umístěné přímo v motoru. K motoru bylo přistupováno jako k neznámému, z toho důvodu je zde popsán i princip zjištění sledu signálu z hallových sond, to se hodí v případě, pokud není k dispozici datasheet motoru. Dále byly určeny sledy spínání fází a sestavena komutační tabulka potřebná pro roztočení motoru.

Řízení asynchronního motoru v otevřené smyčce je posledním navrženým scénářem použití μ Standu. Tato část popisuje teorii generování třífázové PWM, modulaci prostorového vektoru napětí, samotného řízení v otevřené smyčce a problematiku měření proudu při velké požadované střídě. Dále jsou zde uvedeny ukázky kódu výpočtu směrnice lineární části U/f křivky, q složky napětí a dopočet chybně měřeného proudu.

Na přiloženém CD jsou obsažena schémata silové části měniče a kompletní kódy ke všem realizovaným scénářům.

Vlastním přínosem této práce je deset funkčních zařízení μ Standu spolu s třemi navrženými scénáři použití pro výuku předmětu Mikropočítačové řízení elektrických pohonů.

Dále je zde možnost realizovat další scénáře použití jinými studenty v rámci diplomové nebo bakalářské práce, které by již byly nad rámec této diplomové práce. Mezi další možnosti by mohla patřit realizace spínaného zdroje, řízení bipolárního krokového motoru, synchronního motoru s permanentními magnety, popřípadě bez-senzorové řízení asynchronního motoru.

LITERATURA

- [1] PATOČKA, Miroslav. *Vybrané statě z výkonové elektroniky* 3. vyd. Brno: Zdeněk Novotný, 2004 [cit. 2016-12-21]. ISBN 8021427434.
- [2] PATOČKA, Miroslav. *Magnetické jevy a obvody ve výkonové elektronice, měřicí technice a silnoproudé elektrotechnice*. 1. vyd. V Brně: VUTIUM, 2011, 564 s., [cit. 2016-12-21]. ISBN 978-80-214-4003-6
- [3] KLÍMA Ph.D, doc. Ing. Bohumil. *Střídavé pohony, Mikroprocesorové řízení elektrických pohonů*. Pracovní verze učebního textu, Brno, 2012. Dostupné z: https://www.vutbr.cz/www_base/priloha.php?dpid=75430.
- [4] PATOČKA, Miroslav. *Sinusová pulsní šířková modulace ve střídavých pohonech s trojfázovým motorem : Možnosti zvýšení nosného kmitočtu do nadakustické oblasti*. Brno, 1993. 122 s. Dizertační práce. VUT v Brně
- [5] VONDRÁŠEK, František. *Výkonová elektronika* 2. rozš. vyd. Plzeň: Západočeská univerzita, 2003 [cit. 2016-12-21]. ISBN 807082980X.
- [6] KADLEC Ph.D., Ing. Josef. *Spínané zdroje velkých výkonů - paralelní řízení zdrojů* [online]. Brno, 2015 [cit. 2016-12-21]. Dostupné z: https://www.vutbr.cz/www_base/zav_prace_soubor_verejne.php?file_id=112784. Dizertační práce. VUT Brno. Vedoucí práce Doc. Dr. Ing. Miroslav Patočka.
- [7] HUDÁK, O. *Laboratorní soustrojí s asynchronním a stejnosměrným motorem*. [cit. 2017-2-10] Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2012. 59 s. Diplomová práce. Vedoucí práce Ing. Dalibor Červinka, Ph.D.
- [8] LEPKA, Ing. Jaroslav a Ing. Pavel GRASBLUM, Ph.D. *Digitální řízení spínaných zdrojů* [online]. Rožnov pod Radhoštěm, 2012 [cit. 2016-11-19]. Dostupné z: http://www.crr.vutbr.cz/system/files/brozura_09_1205.pdf.
- [9] Ye, Richie. *Using eFlexPWM with MC56F82xx DSC* [online]. Shanghai, 2011 [cit. 2016-11-19]. Dostupné z: <http://www.nxp.com/assets/documents/data/en/application-notes/AN4485.pdf>.
- [10] Prokop, Libor. *Encoder Position and Speed Sensing Utilizing the Quad Timer on the MC56F827xx DSCs* [online]. 2013 [cit. 2017-2-10]. Dostupné z: <http://www.nxp.com/assets/documents/data/en/application-notes/AN4813.pdf>.
- [11] Musil, Jaroslav. *3-Phase BLDC Drive Using Variable DC Link Six-Step Inverter* [online]. Rožnov pod Radhoštěm, 2013 [cit. 2017-2-10].

- Dostupné z: http://cache.freescale.com/files/microcontrollers/doc/ref_manual/DRM078.pdf.
- [12] PAREKH, R. *VF Control of 3-Phase Induction Motor Using Space Vector Modulation* [online]. Microchip Technology Inc., 2005 [cit. 2017-2-14]. Dostupné z: <http://ww1.microchip.com/downloads/en/AppNotes/00955a.pdf>.
- [13] *Dokumentace firmy NXP Semiconductors k digitálnímu signálovému kontroléru MC56F8257* [online]. [cit. 2016-11-19]. Dostupné z: <http://www.nxp.com/assets/documents/data/en/data-sheets/MC56F825X.pdf>.
- [14] *Referenční manuál firmy NXP Semiconductors k digitálnímu signálovému kontroléru MC56F8257* [online]. [cit. 2016-11-19]. Dostupné z: <http://www.nxp.com/assets/documents/data/en/reference-manuals/MC56F825XRM.pdf>.
- [15] Freescale Semiconductor *Motor Control Library: User Reference Manual* [online]. [cit. 2017-06-02]. Dostupné z: http://cache.freescale.com/files/microcontrollers/doc/user_guide/56800Ex_MCLIB.pdf.
- [16] *Dokumentace firmy On Semiconductor k integrovanému obvodu NCV3063* [online]. [cit. 2016-11-19]. Dostupné z: http://www.onsemi.com/pub_link/Collateral/NCP3063-D.PDF.
- [17] *Dokumentace firmy Texas Instruments k operačnímu zesilovači OPA4340UA* [online]. [cit. 2016-11-19]. Dostupné z: <http://www.ti.com/lit/ds/symlink/opa4340.pdf>.

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

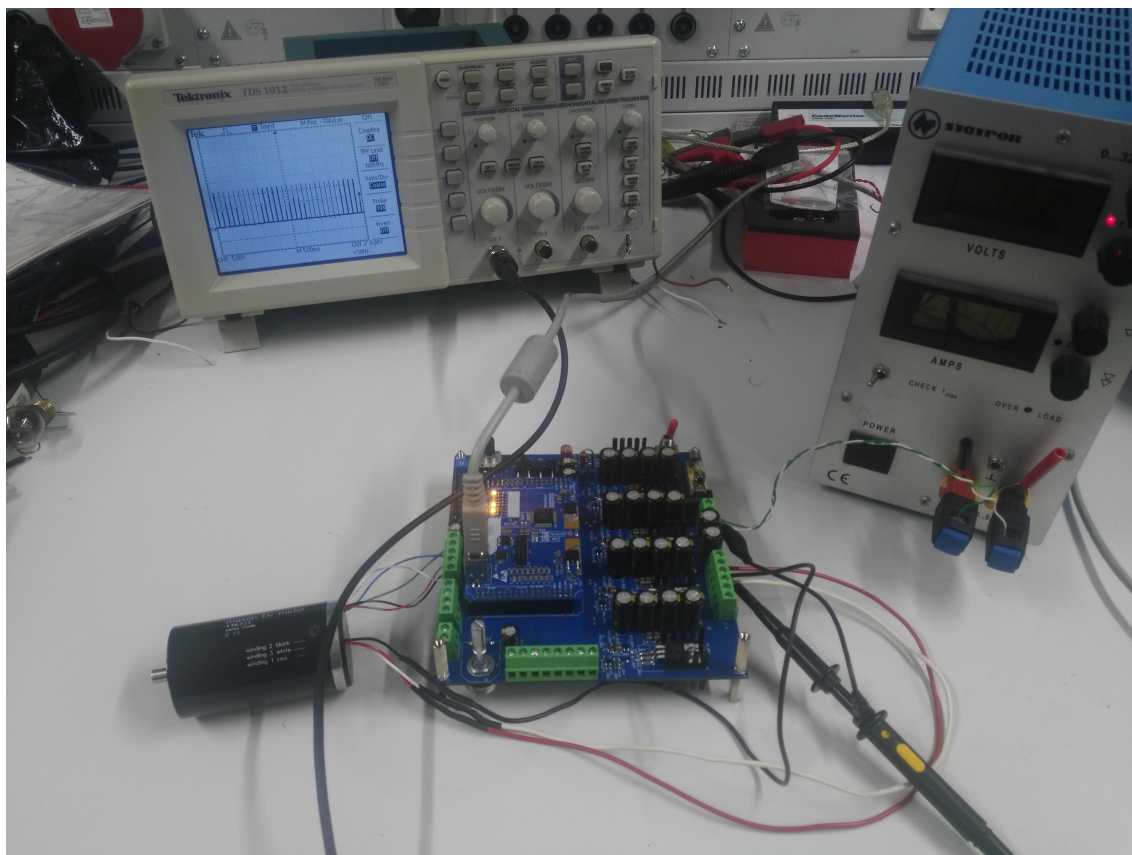
DSC	Digital signal controller
DSP	Digital signal processor
MCU	Microcontroller unit
LDO	Low-dropout regulátor
THD	Total Harmonic Distortion - zkreslení harmonického signálu
EMI	Elektromagnetická interference
PWM	Pulse-width modulation - pulsně šířková modulace
USB	Universal serial bus
OZ	Operační zesilovač
AD	Analogově-digitální
EMC	Elektromagnetická kompatibilita
ω	Úhlová rychlost
θ_k	Úhel natočení
T_s	Vzorkovací perioda
m_ω	C
$\omega_{Real,Max}$	Maximální úhlová rychlost
ω_{Frac}	Úhlová rychlost ve frakční aritmetice
N_0	Počet načtených pulsů z enkodéru
N_1	Počet načtených pulsů z interního časovače
R_a	Odpor kotvy
L_a	Indukčnost kotvy
F_{mot}	Přenosová funkce motoru
K_m	Konstanta měniče
U_D	Napětí stejnosměrného meziobvodu

τ_m	Časová konstanta měniče
T_{PWM}	Perioda spínání měniče
F_m	Přenosová funkce měniče
m_i	Zesílení čidla proudu
U_D	Měřítka proudu
F_s	Přenosová funkce soustavy
F_o	Přenos otevřené smyčky
F_{RI}	Přenosová funkce regulátoru proudu
Ki_{RI}	Integrační složka regulátoru proudu
Kp_{RI}	Proporcionální složka regulátoru proudu
J	Moment setrvačnosti
$C\phi$	Konstanta motoru
F_{RW}	Přenosová funkce regulátoru otáček
Ki_{RW}	Integrační složka regulátoru otáček
Kp_{RW}	Proporcionální složka regulátoru otáček
$\tau_{\sigma i}$	Náhradní časová konstanta proudové smyčky
u_{Vx}	Věttové napětí
u_{xy}	Sdružené napětí
u_x	Fázové napětí
u_0	Vychylovací napětí

SEZNAM PŘÍLOH

A	Testování zařízení	68
B	Obsah přiloženého CD	69

A TESTOVÁNÍ ZAŘÍZENÍ



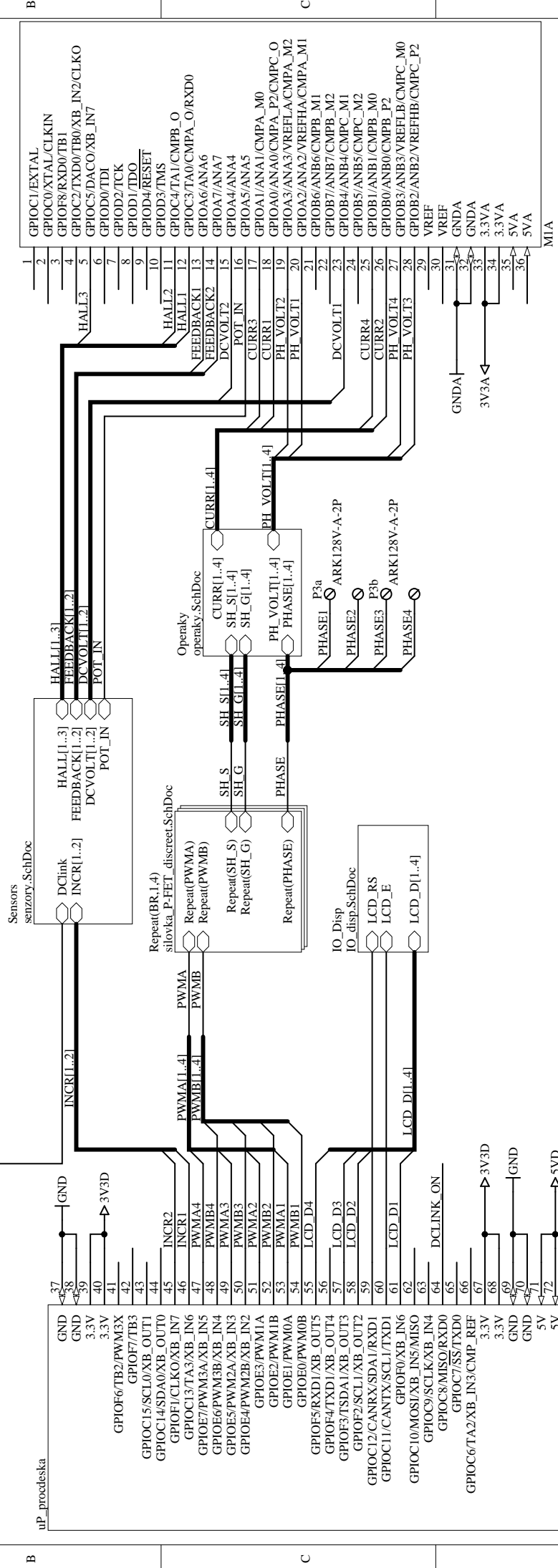
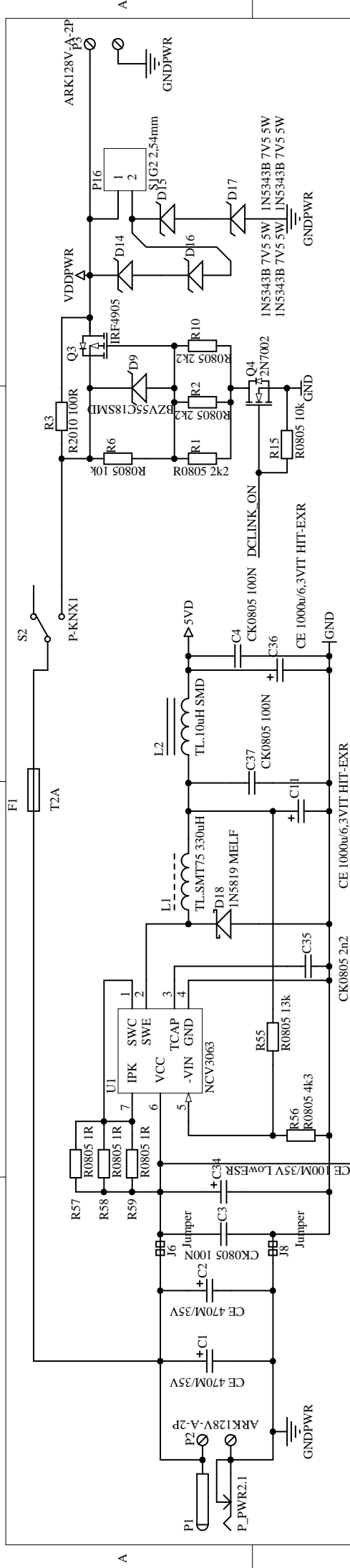
Obr. A.1: Testování μ Standu s BLDC motorem

B OBSAH PŘILOŽENÉHO CD

Na přiloženém CD je možné nalézt dva adresáře. Adresář s názvem Schémata obsahuje pdf soubor se schématy zapojení výkonové části měniče, které je rovněž možné nalézt v přílohách. V adresáři Software se nachází všechny realizované scénáře použití.

Software pro všechny scénáře použití byl vytvořený v programu CodeWarrior IDE ve verze 5.9.0. Pro úspěšné spuštění a zkompilování jednotlivých programů je zapotřebí stáhnout a nainstalovat následující knihovny:

- DSP56800E_Quick_Start, ve verzi 2.5
- 56800E DSC Embedded Software and Motor Control Library, ve verzi 2.01



MIB D	VUT v Brně FEKT, UVEE Technická 10 616 00	NÁZEV: Napájení a propojení dílčích celků	
		PROJEKT: mikrostand_v1.0.PrjPcb	
	LIST 1 / 5	VYPRACOVAL: J. Kneblach	DATUM: 23.5.2017

